

3

CORRECTORES DEL FACTOR DE POTENCIA CON DINÁMICA RÁPIDA Y CORRIENTE DE ENTRADA SENOIDAL

Hoy en día existen muchas aplicaciones en las que la dinámica del convertidor no necesita ser especialmente rápida, no hay requerimientos de hold-up time y las especificaciones de la tensión de salida (rizado y nivel de continua) no comprometen el diseño de la fuente (ej.: cargas analógicas, cargadores de baterías, amplificadores de audio, etc...). En muchas de estas aplicaciones un Corrector del Factor de Potencia y control con multiplicador (CFP) puede ser utilizado como solución única, sin segunda etapa, para el diseño de una fuente de alimentación CA/CC. En este caso hay que mejorar la respuesta dinámica en los CFP aumentando el ancho de banda del lazo de tensión (CFP y dinámica rápida). Sin embargo, como se concluyó en el capítulo anterior, al aumentar la dinámica de la tensión de salida de los CFP, se aumenta la distorsión de la corriente de entrada. En este capítulo se va a llevar a cabo un detallado estudio sobre la eliminación de la distorsión armónica en la corriente de entrada generada al aumentar la dinámica de la tensión de salida. Se va a presentar una nueva metodología de control basada en la generación en una referencia senoidal modificada calculada a priori a partir del análisis estático del rizado de la tensión de salida. Por lo tanto, el objetivo de este capítulo es proponer un CFP con dinámica relativamente rápida y con corriente de entrada senoidal.

3.1 METODOLOGÍAS DE CONTROL PARA NO DISTORSIONAR LA CORRIENTE DE ENTRADA DE CFP CON DINÁMICA RÁPIDA

En este capítulo se van a analizar diversas técnicas de control para mejorar la dinámica de la tensión de salida del CFP. En este caso se actuará sobre el lazo tensión y no sobre la etapa de

potencia. Las soluciones propuestas en estos últimos años se basan en un diseño específico del lazo de tensión del CFP. Para ello se gestionan más variables y en algunos casos se hace necesario un esfuerzo computacional mayor. Esto implica la presencia de circuitería adicional como multiplicadores, *PLLs*, microcontroladores, *DSPs*, *FPGAs*, etc... A continuación se va a realizar una breve descripción de alguna de ellas.

3.1.1 TÉCNICAS DE MUESTREO Y RETENCIÓN (*SAMPLE AND HOLD*)

Para eliminar el rizado de dos veces la frecuencia de red transmitido a la tensión de salida del lazo de tensión se pueden utilizar técnicas de muestreo y retención sobre esa tensión [3.1] y [3.2]. Como muestra el circuito de la Figura 3.1, se introduce un circuito de muestreo y retención entre la señal de error del lazo de tensión y el regulador de tensión. Dicho circuito ha de estar sincronizado (hay que añadir circuitería de sincronización) con la tensión de entrada rectificada (normalmente a través de los pasos por cero). Así en cada mitad del periodo de red se muestrea la tensión de error del lazo de tensión al principio del periodo y posteriormente, se mantiene su valor durante todo el medio ciclo de red constante. Así el rizado de dos veces la frecuencia de red es eliminado del lazo de tensión, y lo por tanto, se obtiene un Factor de Potencia (FP) unidad cada medio ciclo de red.

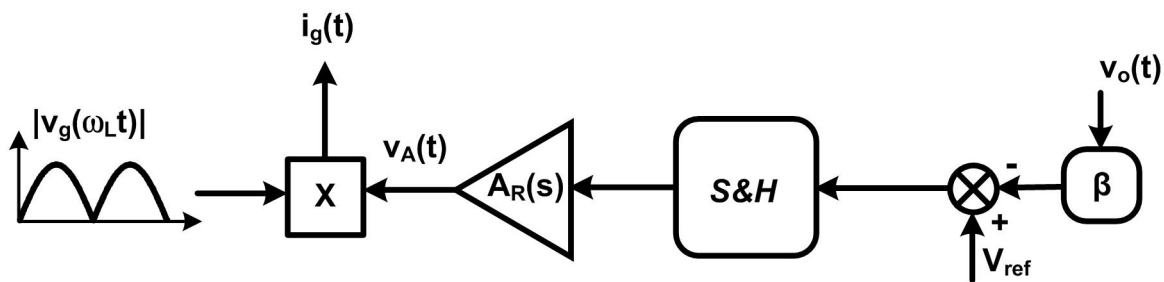


Figura 3.1. Metodología de control basada en técnicas de retención y muestreo.

El principal inconveniente del muestreo a frecuencia dos veces la de red es que el lazo de tensión no procesa toda la información de la tensión de salida y además se introduce un retraso en el lazo de tensión. Este retraso hace que cualquier perturbación de la tensión de salida como mucho puede ser corregida en dos periodos de muestreo. Además, si la frecuencia de conmutación no está entre cuatro y seis veces por encima de la frecuencia de muestreo (dos veces la frecuencia de red) el lazo puede llegar a inestabilizarse.

Otro de los inconvenientes de esta técnica radica en introducir mucha circuitería auxiliar (circuito de muestreo y retención, circuito de sincronización, etc...). Además, dicha circuitería ha de poder tener la posibilidad de adaptarse a diferentes frecuencias de red para el rango de tensión universal (50 Hz o 60 Hz). Sin embargo, hoy en día la proliferación del control digital dentro del control de fuentes de alimentación conmutadas hace que la implementación de este tipo de circuitería auxiliar resulte muy asequible desde el punto de vista técnico [3.3]. Por el contrario, el coste del control aumenta.

3.1.2 EMPLEO DE FILTROS SELECTIVOS DE RECHAZO DE BANDA (*NOTCH FILTER*)

Una manera natural de eliminar el rizado del lazo de tensión es filtrar dicho rizado. Con la utilización de filtros selectivos de banda estrecha sintonizados a la frecuencia doble de la de red, se elimina solamente dicha frecuencia de la señal de entrada del lazo de control, permitiendo un aumento del ancho de banda del lazo de tensión sin distorsión en la corriente de entrada [3.1], [3.2] y [3.4].

Se trata de una solución muy sencilla: únicamente se han de añadir una serie de componentes para sintonizar adecuadamente el filtro a la frecuencia doble de la de red. La Figura 3.2 muestra el esquema de esta solución.

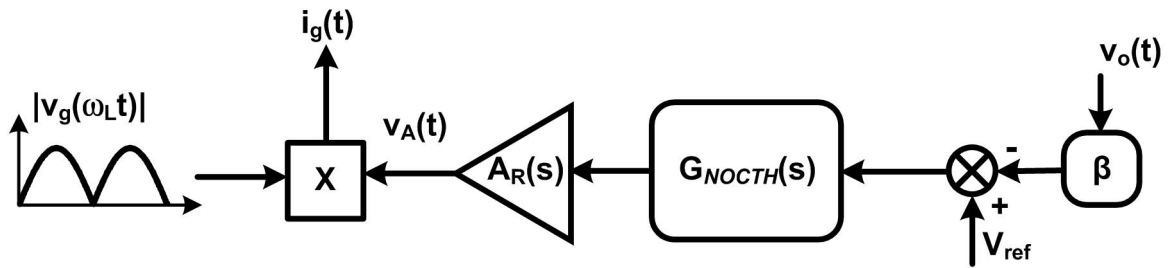


Figura 3.2. Metodología de control basada en filtros selectivos de rechazo de banda (*notch filter*).

Sin embargo, el principal inconveniente de los filtros rechazo de banda es que introducen dinámica adicional en el lazo de tensión, y por tanto, en el sistema en lazo cerrado, tal y como se puede comprobar en la función de transferencia del filtro:

$$G_{NOTCH}(s) = \frac{s^2 + (2\omega_i)^2}{s^2 + \frac{2\omega_i}{Q}s + (2\omega_i)^2} \quad (3.1)$$

donde ω_i es la frecuencia a la que sintoniza el filtro rechazo de banda, que en este caso es $2\omega_L$ y Q es su factor de calidad.

Básicamente, al introducir un filtro rechazo de banda se está retrasando la fase del del sistema en lazo cerrado. Por lo tanto, se está empeorando el margen de fase del conjunto para un determinado ancho de banda. Así, este tipo de soluciones no mejora en exceso la respuesta dinámica de la tensión de salida.

Otro de los inconvenientes de esta solución estriba en la necesidad de utilizar componentes de reducida tolerancia para el ajuste preciso del filtro y obtener así un buen factor de calidad del filtro (Q). Además, cabe la posibilidad de que se necesite sintonizar a diferentes frecuencias de red (margen universal) por lo que se complica la circuitería. Diversos autores han resuelto este problema aprovechando el control digital del CFP para introducir filtros digitales de rechazo de banda autosintonizables [3.5]-[3.7]. Sin embargo, la solución sencilla y de bajo coste que era el filtro rechazo de banda pasa a no serlo.

3.1.3 TÉCNICAS ADAPTATIVAS DE COMPENSACIÓN DE RIZADO (*RIPPLE COMPENSATION*)

Dado que se puede conocer con relativa precisión el rizado de la tensión de salida (que depende básicamente de la potencia de salida, de la tensión de salida y del condensador de almacenamiento C_o), se puede implementar un circuito que realice una estimación de dicho rizado transmitido al lazo de control y sustraérselo posteriormente. Ésta es la idea principal de las técnicas adaptativas de compensación de rizado presentadas en [3.1], [3.2], [3.8] y [3.9].

La principal desventaja de este método de control radica en la necesidad de estimar la potencia entregada. Para ello se debe sensar la corriente de entrada o de salida. Posteriormente se ha de implantar un circuito que simule el rizado de la tensión de salida, por lo que, conceptualmente se necesita un multiplicador analógico. Y finalmente se ha de sincronizar dicho rizado con la tensión

de entrada, por lo que se han de implementar circuitos de sincronización (*PLLs*, etc...). Estos problemas han sido subsanados con controles muy sencillos [3.10]. Sin embargo, no se puede prescindir de la necesidad de un multiplicado analógico adicional.

La Figura 3.3 propone la metodología básica de esta técnica de control. El bloque $G_{\text{comp}}(s)$ proporciona una estimación del rizado a partir de la potencia de entrada. De hecho el bloque de compensación $G_{\text{comp}}(s)$ debe proporcionar a la señal:

- Un retraso de 270° simulando la acción del filtro de salida del CFP y la inversión del regulador de tensión. Este desfase se puede conseguir con una acción diferencial aunque, ésta puede introducir errores de estimación en el rizado.
- Atenuación del rizado de dos veces la frecuencia de red (de acuerdo con el condensador de salida) y eliminación del valor de continua. Para ello se utiliza un filtro pasa banda de dos veces la frecuencia de red. Dicho filtro introduce toda la problemática explicada anteriormente para los *notch filter*.

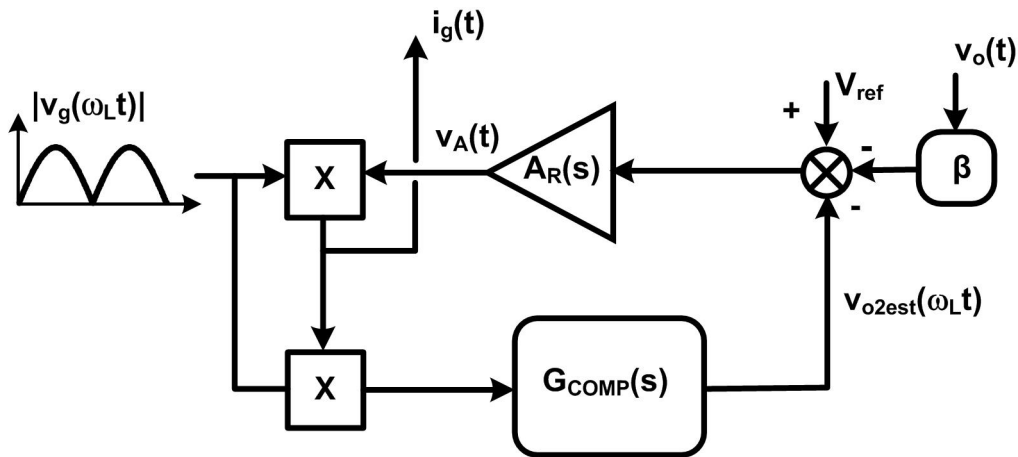


Figura 3.3. Metodología de control basada técnicas adaptativas de compensación de rizado.

Como se puede deducir, esta técnica implica muchas más variables a controlar y un aumento de la circuitería auxiliar de control. Al igual que con anteriores técnicas, la proliferación del control digital dentro del control de fuentes de alimentación hace que la implementación de este tipo de control y la estimación resulte más sencillas [3.11]-[3.14]. Por el contrario, el coste del control aumenta ya que se han de utilizar dispositivos lógicos programables: *DSPs*, *FPGAs*, etc...

3.1.4 CONTROL POR VENTANA DE REGULACIÓN (*REGULATION BAND*)

Esta técnica está basada en diferentes acciones de control según la tensión de salida esté dentro, o no, de una determinada ventana de regulación que se diseña lo bastante amplia como para albergar el mayor rizado esperado de la tensión de salida [3.1], [3.2] y [3.15]. Esta técnica distingue entre perturbaciones debidas al rizado de dos veces la frecuencia de red de la tensión de salida y variaciones del valor medio de la misma. La filosofía es intentar atenuar las segundas, ya que la naturaleza del CFP hace que las primeras sean imposibles de eliminar (únicamente las atenúa el condensador de salida C_o).

La Figura 3.4 propone la metodología básica de esta técnica de control. Como se puede comprobar en la figura, si la tensión de control se sale de la ventana de regulación la ganancia k_d actúa sobre el lazo de control. Entonces se aumenta la ganancia del sistema en lazo cerrado y se mitiga la perturbación. Sin embargo, esta estrategia de control hace que se tenga que diseñar el lazo con dos filosofías:

- Que la tensión de salida vuelva la ventana de regulación lo antes posible (k_d).
- Que el valor de k_d y el regulador $A_R(s)$ estén diseñados para que el lazo no entre en problemas de inestabilidades en los periodos transitorios.

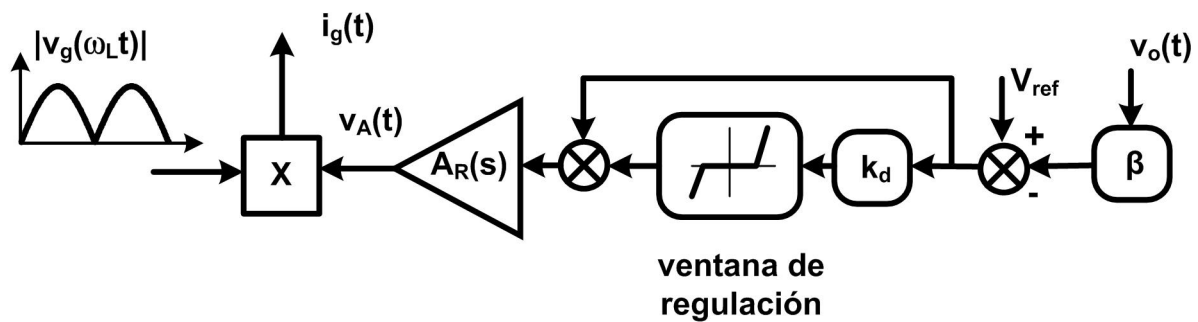


Figura 3.4. Metodología de control basada en el control por ventana de regulación.

Este tipo de control dual se ha utilizado en muchas aplicaciones donde en determinadas situaciones se necesita un control rápido (ej: reguladores de tensión para alimentar microcontroladores *Voltage Regulator Modules*, *VRM*, [3.17] y [3.17], etc...). Esta sencilla implementación trata de compaginar una regulación tradicional (PID) y una regulación todo o

nada cuando lo que se necesita es rapidez. El control digital hace que este tipo de estrategias proliferen tanto en conversión CC/CC como en CFP [3.7] y [3.18].

3.1.5 CONTROL EN MODO DESLIZANTE (*SLIDING MODE CONTROL*)

Este método de control, aplicable a todo tipo de convertidores [3.19] y [3.20], permite individualizar las acciones de control sobre cada uno de los lazos de realimentación de un control por multiplicador, permitiendo la ponderación de las mismas. Así, si se balancea la acción de control de modo que se obtenga una muy buena corrección del FP, el precio a pagar será un lazo de control de la tensión de salida lento. Por otra parte, si se da más peso a la acción de control sobre el lazo de tensión se obtendrá un lazo de control de la tensión de salida rápido. El precio a pagar será una mala corrección del FP con una elevada distorsión. Si se persigue un compromiso entre ambas respuestas, se obtendrá la corrección del factor de potencia con una mayor dinámica [3.21]. El principal inconveniente es la necesidad de un aparato matemático muy importante para deducir cuál es la mejor acción de control para cada instante, lo que implica el uso de *DSPs*, *FPGAs*, etc...

Como puede comprobarse en la Figura 3.5 los parámetros k_1 y k_2 caracterizan la acción de lazo de tensión y del lazo de corriente para componer la acción de deslizamiento ψ .

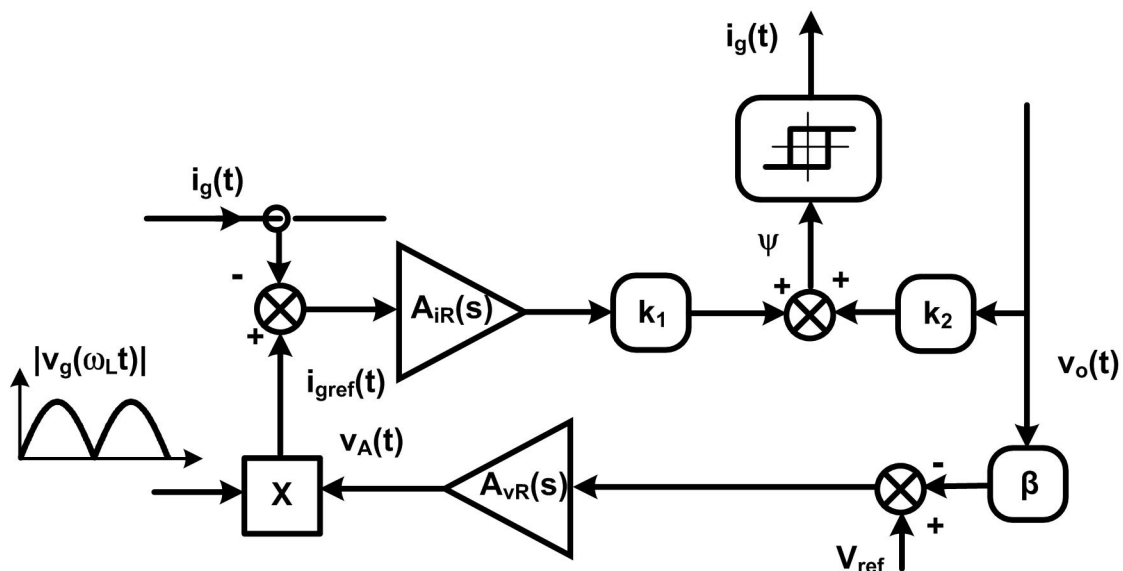


Figura 3.5. Metodología de control basada en el control modo deslizante.

Posteriormente el bloque con histéresis controla la conmutación, y por lo tanto, mantiene a función y cercana a cero.

3.2 NUEVA ESTRATEGIA DE CONTROL BASADA EN LA GENERACIÓN DE UNA REFERENCIA SENOIDAL MODIFICADA EN EL CFP CON DINÁMICA RÁPIDA

En primer lugar, en este apartado se va a llevar a cabo un análisis estático de la distorsión de la corriente de entrada en los CFP con dinámica rápida. De las conclusiones de dicho análisis se va a proponer una nueva estrategia de control para eliminar la distorsión en la corriente de entrada que se genera al aumentar la dinámica de los CFP. Así se proporcionará una dinámica rápida a los CFP, manteniendo la corriente de entrada senoidal. Esta estrategia de control está basada en la generación de una referencia senoidal modificada calculada a priori. Si se utiliza esta referencia senoidal modificada en lugar de la tradicional senoidal rectificada (sensada desde la tensión de entrada) en el control con multiplicador, se obtendrá una corriente senoidal para una determinada dinámica del CFP. Posteriormente se realizará un análisis estático y de pequeña señal de dicha metodología de control, para así establecer sus límites dinámicos.

3.2.1 ANÁLISIS PARAMÉTRICO DE LA CORRIENTE DE ENTRADA EN LOS CFP CON DINÁMICA RÁPIDA

Basándose en el análisis estático anteriormente realizado (capítulo 2) se puede calcular cual es la distorsión de la corriente de salida de forma cualitativa y cuantitativa. Por lo tanto, se puede llegar a determinar cuáles son las variables de dependencia de la corriente de entrada y de su distorsión.

Se recuerda del análisis estático la ecuación de la corriente de entrada:

$$i_g(t) = \frac{2P}{v_{gp} \left(1 + \frac{k_A}{2} \sin(\phi_A) \right)} \left[\sin(\omega_L t) + \frac{k_A}{2} \cos(\omega_L t - \phi_A) - \frac{k_A}{2} \cos(3\omega_L t - \phi_A) \right] \quad (3.2)$$

Como se puede comprobar, la corriente de entrada es directamente proporcional a la potencia procesada por el CFP e inversamente proporcional al valor de pico de su tensión de entrada. Sin embargo, la distorsión de la forma de onda únicamente depende de los parámetros k_A y ϕ_A . Es decir, la forma de la corriente de entrada únicamente depende de k_A y ϕ_A .

Como se comentó en el capítulo anterior, dichos parámetros se pueden calcular fácilmente si se particulariza el estudio estático del CFP a dos veces la frecuencia de red ($2f_L$, $2\omega_L$). En la Figura 3.6 se muestra el diagrama de bloques de dicha particularización. Partiendo del rizado de tensión de salida, $v_{o2}(2\omega_L t)$, se obtiene el rizado de tensión a la salida del lazo de tensión ($v_A(t)$) a través del divisor de tensión β y del regulador de tensión $A_R(s)$ particularizado a $2f_L$.

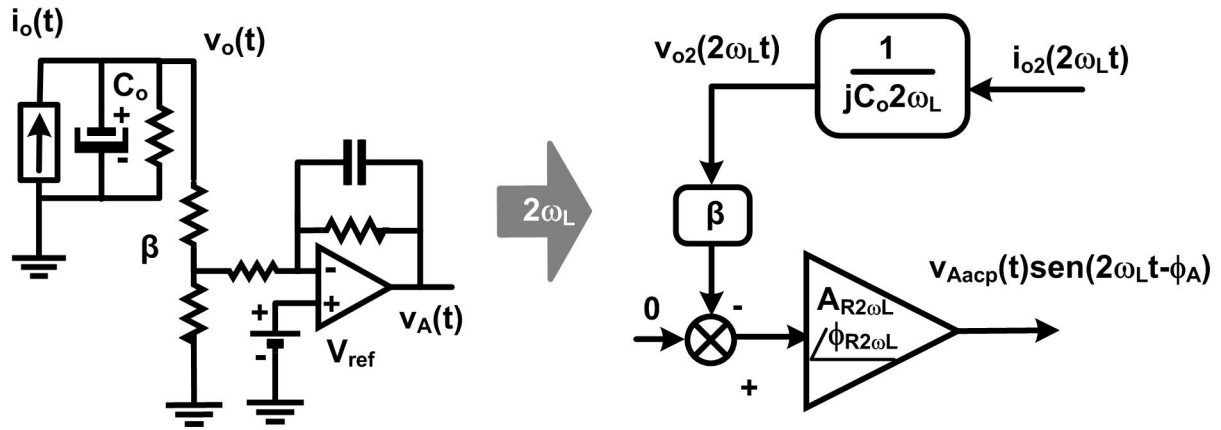


Figura 3.6. Diagrama de bloques del CFP particularizado para $2\omega_L$.

Dicho cálculo ya se realizó en el capítulo anterior y los resultados fueron:

$$k_A = \frac{|v_{o2}(2\omega_L t)| \cdot \beta \cdot A_{R2\omega_L}}{V_{A_{dc}}} = \frac{\beta \cdot A_{R2\omega_L} \cdot P}{V_{A_{dc}}} \frac{\sqrt{1 + k_A^2 + 2k_A \sin(\phi_A)}}{2\omega_L \cdot C_o \cdot v_{odc} \left(1 + \frac{k_A}{2} \sin(\phi_A)\right)} \quad (3.3)$$

$$\phi_A = -\frac{\pi}{2} - \arctg \left[-\frac{(1 + k_A \sin(\phi_A))}{k_A \cos(\phi_A)} \right] + \phi_{R2\omega_L} \quad (3.4)$$

donde se recuerda que k_A es el modulo de la amplitud del rizado de $v_A(t)$ dividido por su valor medio (rizado relativo) y ϕ_A es su desfase respecto a la tensión rectificada de entrada (concebido como retraso). Si se desarrollan y se simplifican las expresiones (3.3) y (3.4) introduciendo el valor de K_M :

$$K_M = \frac{v_{gp}^2 \cdot v_{Adc}}{2P} \left(1 + \frac{k_A}{2} \text{sen}(\phi_A) \right) \quad (3.5)$$

el resultado que se obtiene es:

$$k_A = \frac{-\text{sen}^2(\phi_A) - \sqrt{\text{sen}^2(\phi_A) - \left(1 - \left(\frac{4v_{odc} \cdot K_M \cdot C_o \cdot \omega_L}{v_{gp}^2 \cdot \beta \cdot A_{R2\omega L}} \right)^2 \right)}}{\left(1 - \left(\frac{4v_{odc} \cdot K_M \cdot C_o \cdot \omega_L}{v_{gp}^2 \cdot \beta \cdot A_{R2\omega L}} \right)^2 \right)} \quad (3.6)$$

$$\phi_A = \text{arctg}\left(\frac{2\omega_L}{\omega_{Ap}}\right) - \left[\frac{\pi}{2} + \text{arctg}\left(-\frac{1 + k_A \text{sen}(\phi_A)}{k_A \cos(\phi_A)}\right) \right] \quad (3.7)$$

De las dos últimas expresiones se pueden extraer conclusiones. Como se puede comprobar, tanto el valor de k_A como el de ϕ_A no dependen de la potencia que procese el CFP. Esta afirmación tiene gran relevancia ya que estos parámetros definen la forma de la corriente de entrada. Así, la forma de onda de la corriente de entrada no depende de la potencia procesada por el CFP. Es decir, la relación entre los módulos del primer armónico y del tercer armónico de la corriente de entrada es independiente de la potencia procesada. Además la posición relativa de éstos (su desfase) tampoco depende de la potencia que procese el CFP. Lo único dependiente de la potencia procesada es la proporcionalidad de $i_g(t)$.

Aplicando las anteriores conclusiones a los estados inicial y final, que no al transitorio, de un salto de carga se llega a la misma conclusión. No cambian los valores de k_A y ϕ_A en los estados inicial y final del salto de carga, y por lo tanto, la forma de la forma de onda de la corriente de entrada tampoco cambia. De hecho, únicamente cambia el valor de $v_A(t)$, cuyo valor medio se adapta al diferente procesado de potencia. Se puede concluir, que salvo en el transitorio, la

distorsión relativa de $i_g(t)$ se mantiene constante en un salto de carga. Así, tanto antes como después del transitorio (impuesto por el salto de carga) se habla de formas de ondas proporcionales de la corriente de entrada, es decir que su forma relativa no cambia.

3.2.2 PRINCIPIO DE FUNCIONAMIENTO DE LA NUEVA ESTRATEGIA DE CONTROL BASADA EN LA GENERACIÓN DE UNA REFERENCIA SENOIDAL MODIFICADA PARA CFP CON DINÁMICA RÁPIDA

Sabiendo que la distorsión que la forma de onda de la corriente de entrada se mantiene constante en los estados inicial y final de un salto de carga, surge la posibilidad de introducir una pequeña modificación en el clásico control con multiplicador para conseguir una corriente de entrada senoidal en los CFP con dinámica rápida.

En lugar de introducir una referencia senoidal proporcional a la tensión de entrada rectificada, se implementará un patrón, que multiplicado por $v_A(t)$ genere una referencia de la corriente de entrada senoidal (Figura 3.7). Dicho patrón puede ser calculado fácilmente a priori a partir del análisis estático del rizado de la tensión de salida. Posteriormente, dicha referencia será generada

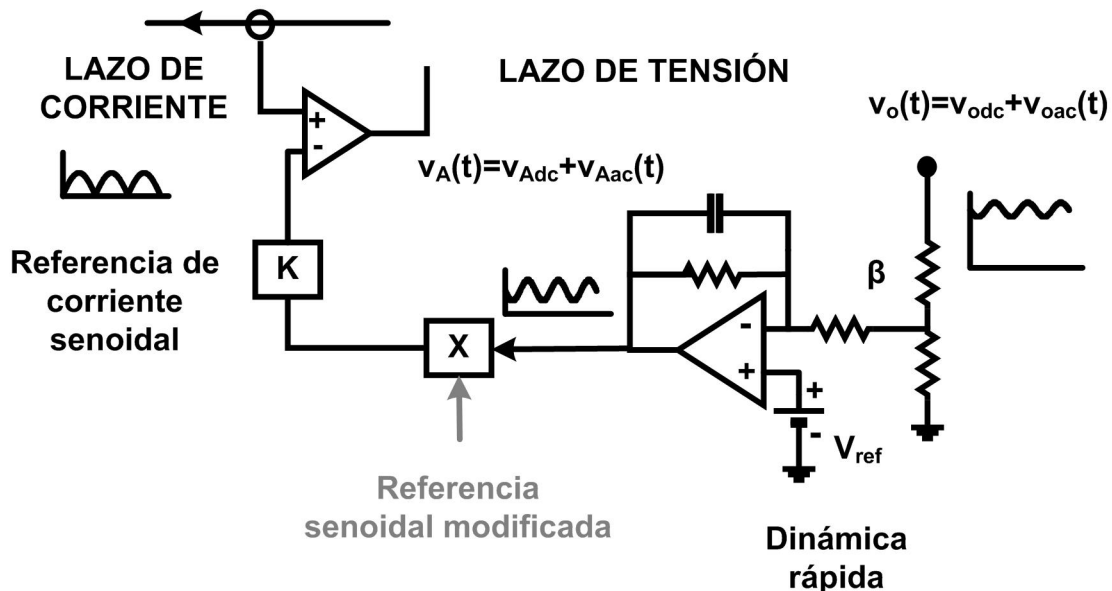


Figura 3.7. Diagrama de la nueva estrategia de control basada en la generación de nueva referencia.

de alguna manera en el CFP de forma repetitiva a una frecuencia doble de la frecuencia de red. Con esta técnica, no hará falta situar un filtro pasabajos en el lazo de tensión para obtener una $i_g(t)$ senoidal, por lo que se podrá obtener además una dinámica rápida de la tensión de salida. Por otro lado, si se produjese un salto de carga, como la distorsión relativa de $i_g(t)$ no cambia, no se necesita modificar dicho patrón para obtener, tanto antes como después del mismo, una $i_g(t)$ senoidal. Como inconveniente de este control, comentar que habrá que diseñar un circuito de sincronización con la red para generar la referencia senoidal modificada sincronizada con $v_g(t)$.

3.2.3 ANÁLISIS DE LA METODOLOGÍA DE CONTROL BASADA EN LA GENERACIÓN DE UNA REFERENCIA SENOIDAL MODIFICADA PARA CFP CON DINÁMICA RÁPIDA

En el presente apartado se va a llevar a cabo el estudio del CFP aplicando la referencia senoidal modificada. Se va a realizar tanto un análisis estático como dinámico del mismo suponiendo una distorsión armónica de la corriente de entrada muy baja y, por lo tanto, despreciable. En este caso, se va a poder mejorar la dinámica de la tensión de salida dentro de los límites admisibles para este tipo de convertidores sin distorsionar la corriente de entrada. En la Figura 3.8 se muestra su principio de funcionamiento.

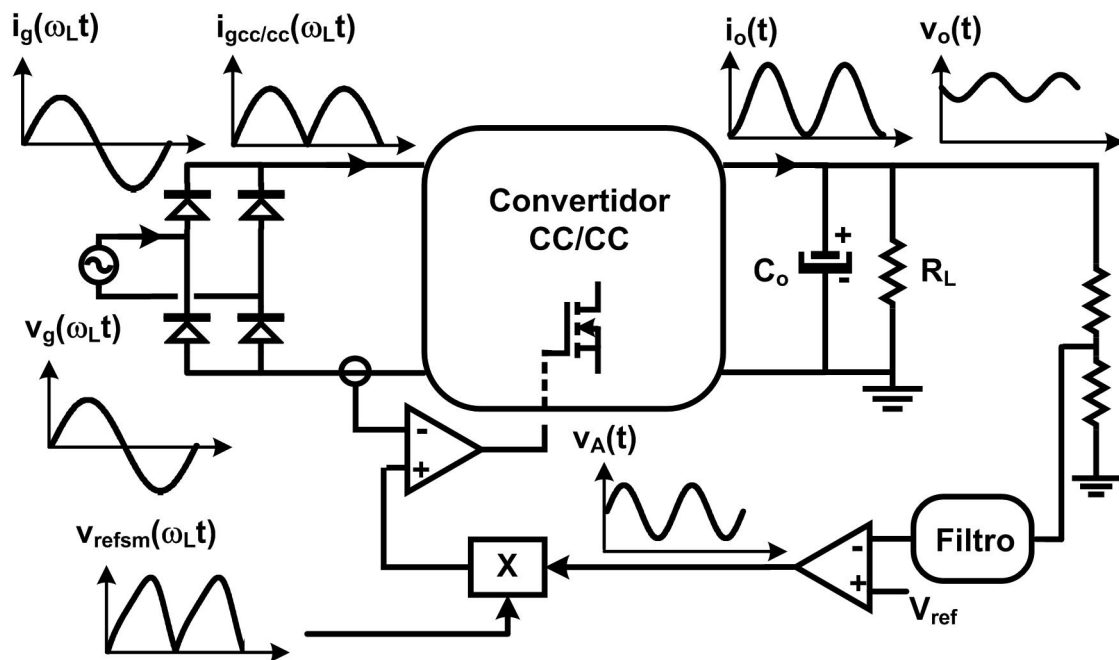


Figura 3.8. CFP sin distorsión en la corriente de entrada usando una referencia senoidal modificada y sus principales formas de onda.

3.2.3.2 Análisis estático del CFP usando una referencia senoidal modificada

Esta metodología de control está basada en la generación de una referencia senoidal modificada. La expresión de dicha referencia se va calcular sobre la suposición de obtener una corriente de entrada senoidal. El modelado clásico del CFP define la corriente de entrada como:

$$i_g(\omega_L t) = \frac{2P}{v_{gp}} \sin(\omega_L t) \quad (3.8)$$

donde P es la potencia media que procesa el CFP y v_{gp} el valor de pico de la tensión de entrada.

Del estudio realizado en el capítulo anterior se puede obtener la expresión de la tensión de salida del lazo de tensión:

$$v_A(t) = v_{Adc} (1 + k_A \sin(2\omega_L t - \phi_A)) \quad (3.9)$$

donde v_{Adc} es su valor de continua, k_A es su rizado relativo y ϕ_A es su desfase con respecto a la tensión rectificada de entrada.

En el control que se propone, la corriente de entrada del convertidor CC/CC (justo después del puente rectificador) se obtiene multiplicando la referencia senoidal modificada $v_{refsm}(\omega_L t)$ por la tensión de salida del lazo de tensión ($v_A(t)$). También en este caso la expresión de la corriente de entrada del convertidor CC/CC se puede calcular a través de la hipótesis de considerar ideal al lazo de corriente, ya que es mucho más rápido que el lazo de tensión (se modela el lazo de corriente como una acción proporcional K'_M):

$$i_{gCC/CC}(\omega_L t) = \frac{v_{refsm}(\omega_L t) \cdot v_A(t)}{K'_M} \quad (3.10)$$

Despejando la expresión de la referencia senoidal modificada y sustituyendo la corriente de entrada por el valor rectificado de (3.8), se obtiene:

$$v_{\text{refsm}}(\omega_L t) = \frac{2P \cdot K'_M}{v_{\text{gp}} \cdot v_{\text{Adc}}} \cdot \frac{|\text{sen}(\omega_L t)|}{1 + k_A \text{sen}(2\omega_L t - \phi_A)} = V_{\mu C} \cdot \chi(t) \quad (3.11)$$

La expresión anterior es la que define la referencia senoidal modificada que hay que generar para que la corriente de entrada en el CFP sea senoidal. $V_{\mu C}$ se define como la proporcionalidad de la referencia senoidal modificada:

$$V_{\mu C} = \frac{2P \cdot K'_M}{v_{\text{gp}} \cdot v_{\text{Adc}}} \quad (3.12)$$

y $\chi(t)$ su forma:

$$\chi(t) = \frac{|\text{sen}(\omega_L t)|}{1 + k_A \text{sen}(2\omega_L t - \phi_A)} \quad (3.13)$$

Suponiendo una corriente de entrada senoidal rectificada justo después del puente rectificador, la corriente de entrada del CFP será también senoidal. Sustituyendo la expresión (3.12) en la expresión de la corriente de entrada se obtiene:

$$i_g(\omega_L t) = \frac{V_{\mu C} \cdot v_{\text{Adc}}}{K'_M} \text{sen}(\omega_L t) \quad (3.14)$$

La potencia instantánea a la entrada del convertidor CC/CC será el producto de la corriente de entrada y la tensión de entrada:

$$p_g(t) = v_{\text{gp}} \text{sen}(\omega_L t) \cdot i_g(\omega_L t) = \frac{V_{\mu C} \cdot v_{\text{Adc}} \cdot v_{\text{gp}}}{2K'_M} (1 - \cos(2\omega_L t)) \quad (3.15)$$

donde el valor de K'_M se puede deducir a través de la potencia media (P) que procesa el CFP:

$$K'_M = \frac{V_{gp} \cdot V_{\mu c} \cdot V_{Adc}}{2P} \quad (3.16)$$

Se puede comprobar que la corriente de salida calculada justo antes del filtro formado por el condensador de salida C_o y la carga es igual a la calculada para el modelo del CFP sin distorsión en la corriente de entrada. Parece lógico pensar que a partir de este punto ambos estudios estáticos coincidan, ya que, la etapa de potencia no se ve distorsionada por ningún rizado de dos veces la frecuencia de red debido a la naturaleza de la referencia senoidal modificada. Por lo tanto, la expresión de la corriente de salida será:

$$i_o(t) = i_{odc} + i_{oac}(t) = i_{odc} + i_{o2}(2\omega_L t) \quad (3.17)$$

donde $i_{o2}(2\omega_L t)$ será:

$$i_{o2}(2\omega_L t) = -\frac{P}{V_{odc}} \cdot \cos(2\omega_L t) \quad (3.18)$$

Por otro lado, la expresión de la tensión de salida será:

$$v_o(t) = v_{odc} + v_{oac}(t) = v_{odc} + v_{o2}(2\omega_L t) \quad (3.19)$$

donde la expresión de $v_{o2}(2\omega_L t)$ se calculará suponiendo que el condensador de salida es muy grande, y por tanto, i_{odc} circulará por la carga e $i_{o2}(2\omega_L t)$ circulará por el condensador de salida C_o :

$$v_{o2}(2\omega_L t) = \frac{1}{C_o} \int_0^t i_{o2}(t) dt = -\frac{P}{2\omega_L V_{odc} \cdot C_o} \sin(2\omega_L t) \quad (3.20)$$

Finalmente la expresión del condensador de salida necesario para obtener un determinado rizado en la tensión a la salida ($Rzdo_{vo}$) se puede expresar como:

$$C_o = \frac{P}{2\omega_L \cdot v_{odc} \cdot \frac{|v_{o2}(2\omega_L t)|}{V_{odc}}} = \frac{P}{2\omega_L \cdot v_{odc}^2 \cdot R_{zdo_{vo}}} \quad (3.21)$$

En la Figura 3.9 se muestran las formas de onda características de este estudio estático. Se puede observar la forma de onda de la referencia senoidal modificada.

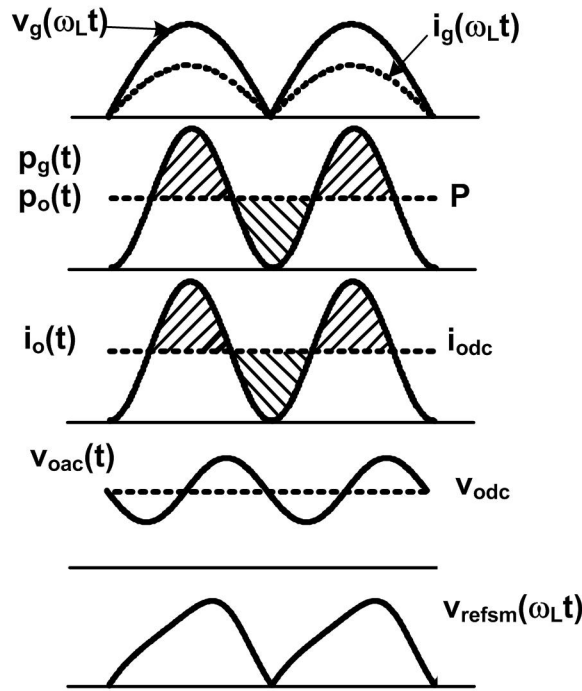


Figura 3.9. Formas de onda del CFP usando la referencia senoidal modificada.

3.2.3.3 Análisis de pequeña señal del CFP usando una referencia senoidal modificada

Este análisis de pequeña señal de la etapa de potencia del CFP usando una referencia senoidal modificada está realizado a partir del promediado de la corriente de salida a lo largo de medio ciclo de red (Figura 3.10). Por lo tanto, al igual que los modelos que se han presentado anteriormente sólo es aplicable a frecuencias inferiores a dos veces la frecuencia de red. Sin embargo, al contrario que el anterior modelo sin distorsión en la corriente de entrada, en este modelo la respuesta dinámica de la tensión de salida podrá elevarse dentro de los límites admisibles por este tipo de convertidores. En este modelo, el rizado de frecuencia dos veces la de

red de la tensión de salida del lazo de tensión no será transmitido a la etapa de potencia debido a la acción introducida por la referencia senoidal modificada.

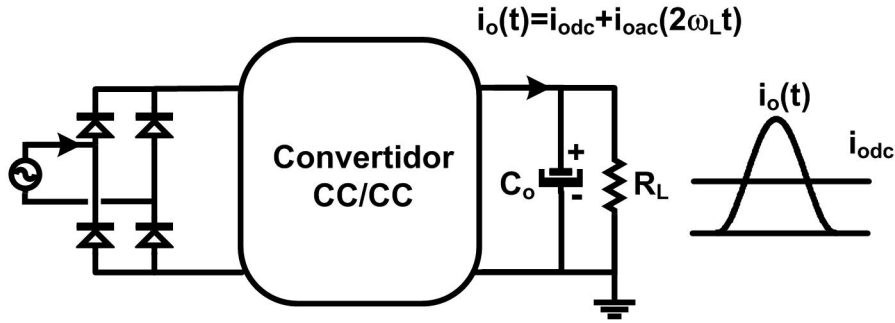


Figura 3.10. Formas de onda promediadas del CFP.

Se va a proceder de la misma forma que se hizo en el anterior modelo sin distorsión. La expresión de partida es la componente de continua de la corriente de salida. A partir de (3.16) y (3.17), la expresión de la corriente de salida se puede expresar como:

$$i_{odc} = \frac{V_{gp} \cdot V_A \cdot V_{\mu c}}{2 K'_M \cdot V_{odc}} \quad (3.22)$$

Perturbando la expresión (3.22) y particularizando en su punto de trabajo (expresado en mayúsculas) se obtiene:

$$\hat{i}_{odc} = \left[\frac{\partial i_{odc}}{\partial V_{gp}} \right]_{pt} \cdot \hat{V}_{gp} + \left[\frac{\partial i_{odc}}{\partial V_{Adc}} \right]_{pt} \cdot \hat{V}_{Adc} + \left[\frac{\partial i_{odc}}{\partial V_{odc}} \right]_{pt} \cdot \hat{V}_{odc} \quad (3.23)$$

donde:

$$\left[\frac{\partial i_{odc}}{\partial V_{gp}} \right]_{pt} = \frac{V_{Adc} \cdot V_{\mu c}}{2 K'_M \cdot V_{odc}} \quad (3.24)$$

$$\left. \frac{\partial i_{\text{odc}}}{\partial v_{\text{Adc}}} \right]_{\text{pt}} = \frac{V_{\text{gp}} \cdot V_{\mu\text{c}}}{2 K_{\text{M}} \cdot V_{\text{odc}}} \quad (3.25)$$

$$\left. \frac{\partial i_{\text{odc}}}{\partial v_{\text{odc}}} \right]_{\text{pt}} = -\frac{V_{\text{gp}} \cdot V_{\text{Adc}} \cdot V_{\mu\text{c}}}{2 K_{\text{M}} \cdot V_{\text{odc}}^2} = -\frac{I_{\text{odc}}}{V_{\text{odc}}} = -\frac{1}{R_{\text{L}}} = -\frac{1}{r_{\text{o}}} \quad (3.26)$$

La Figura 3.11 muestra el circuito equivalente de pequeña señal de la salida del CFP usando una referencia senoidal modificada. Al igual que ocurría en los anteriores análisis de pequeña señal la expresión (3.26) introduce una resistencia en paralelo (considerando la carga resistiva) con las fuentes de corriente y con el conjunto condensador carga. Como consecuencia, la resistencia que define la carga del modelo pasa a ser la mitad.

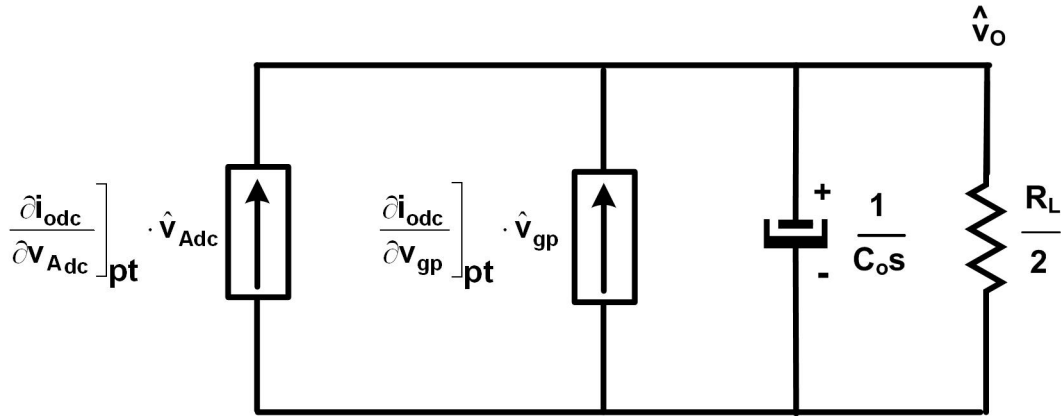


Figura 3.11. Circuito de pequeña señal del CFP usando una referencia senoidal modificada.

A partir del circuito de pequeña señal de la Figura 3.11 se pueden obtener:

$$G_{\text{v gp}}(s) = \left. \frac{\hat{v}_{\text{odc}}}{\hat{v}_{\text{gp}}} \right|_{\hat{v}_{\text{Adc}} = 0} = \frac{G_{\text{v gp}0}}{1 + \frac{s}{\omega_{\text{p}}}} \quad (3.27)$$

$$G_{vA}(s) = \left. \frac{\hat{v}_{odc}}{\hat{v}_{Adc}} \right|_{\hat{v}_{gp} = 0} = \frac{G_{vA0}}{1 + \frac{s}{\omega_p}} \quad (3.28)$$

donde las expresiones de las ganancias G_{vgp0} y G_{vA0} y del polo ω_p se pueden deducir de forma muy sencilla:

$$\omega_p = \frac{2}{R_L \cdot C_o} \quad (3.29)$$

$$G_{vgp0} = \frac{R_L \cdot V_{Adc} \cdot V_{\mu c}}{4 K'_M \cdot V_{odc}} \quad (3.30)$$

$$G_{vA0} = \frac{V_{gp} \cdot R_L \cdot V_{\mu c}}{4 K'_M \cdot V_{odc}} \quad (3.31)$$

Si se sustituye la expresión de la corriente de salida (3.22) en las expresiones (3.30) y (3.31), estas se pueden describir como:

$$G_{vgp0} = \frac{V_{odc}}{2V_{gp}} \quad (3.32)$$

$$G_{vA0} = \frac{V_{odc}}{2V_{Adc}} \quad (3.33)$$

Como se puede comprobar la función de transferencia $G_{vA}(s)$ es la misma que en el análisis del CFP sin distorsión en la corriente de entrada. En aquel caso era el filtro pasabajos del lazo de tensión el que hacía que la corriente de entrada fuera senoidal. Dicho filtro eliminaba el rizado de alterna de $v_A(t)$, y por lo tanto, hacía la dinámica de la tensión de salida muy lenta. Sin embargo,

ahora se puede aumentar la dinámica de la tensión de salida sin distorsionar la corriente de entrada. Como consecuencia, ahora el rizado de alterna de $v_A(t)$ sí se traslada a la salida del lazo de tensión. Sin embargo, es la referencia senoidal modificada la que actuando sobre el multiplicador hace que la corriente de entrada sea senoidal y el rizado no se traslade a la etapa de potencia.

Por otro lado, la función de transferencia $G_{v_{gp}}(s)$ es diferente. Ahora, la acción proporcional de dicha función de transferencia es la mitad de lo que era en el anterior modelo. Esto es debido a que con la referencia senoidal modificada, la potencia procesada por el CFP únicamente depende del valor de pico de la tensión de entrada. En el anterior modelo esa dependencia era con el cuadrado de este valor.

3.2.3.4 Análisis de pequeña señal del CFP usando una referencia senoidal modificada en lazo cerrado. Cálculo de la referencia senoidal modificada

Como se concluyó en el anterior apartado, la función de transferencia $G_{v_A}(s)$ es la misma que en el análisis del CFP sin distorsión en la corriente de entrada (suponiendo un filtro pasabajos en el lazo de tensión). Por lo tanto, los análisis realizados en el modelo anterior (análisis del lazo de realimentación, salto de carga, etc...), son aplicables a partir de aquí al CFP usando una referencia senoidal modificada. La diferencia es que el modelo actual se puede aplicar a anchos de banda y márgenes de fase del lazo de realimentación del CFP mayores que los límites impuestos en el capítulo anterior para el modelo sin distorsión en la corriente de entrada. Esto es debido a que el control con la referencia senoidal modificada permite que a la salida del lazo de tensión exista rizado en $v_A(t)$, no trasladándose éste a la corriente de entrada.

El objetivo es ahora calcular los parámetros que definen la forma de $\chi(t)$. Es decir, los valores de k_A y ϕ_A . Del capítulo anterior se recuerda cuál es el valor de k_A :

$$k_A = \frac{V_{A_{acp}}}{V_{Adc}} = v_{odc} \cdot R_{zdo_{vo}} \cdot \beta \cdot |A_R(2\omega_L j)| = \frac{v_{odc} \cdot R_{zdo_{vo}} \cdot A_{Rm} \cdot \beta}{\sqrt{1 + \left(\frac{2\omega_L}{\omega_{Ap}}\right)^2}} \quad (3.34)$$

Por otro lado, se recuerda que los parámetros de la ganancia de continua del regulador de tensión (A_{Rm}) y de su polo (ω_{Ap}) se pueden expresar en función del ancho de banda (ω_0) y margen de fase (ϕ_m) del lazo de realimentación del CFP:

$$A_{Rm} = \frac{\sqrt{\left[1 + \left(\frac{\omega_0}{\omega_{Ap}}\right)^2\right] \cdot \left[1 + \left(\frac{\omega_0}{\omega_p}\right)^2\right]}}{\beta \cdot \frac{V_{odc}}{2V_{Adc}}} \quad (3.35)$$

$$\omega_{Ap} = \frac{\operatorname{tg}(\phi_m - \pi) \cdot \omega_0^2 - \omega_p \cdot \omega_0}{\operatorname{tg}(\phi_m - \pi) \cdot \omega_p + \omega_0} \quad (3.36)$$

Si se sustituyen en la expresión (3.34) los valores de A_{Rm} y ω_{Ap} en función del ancho de banda (ω_0) y del margen de fase (ϕ_m) del lazo de realimentación del CFP, se puede obtener el valor del parámetro k_A para diferentes diseños del CFP en lazo cerrado (Figura 3.12):

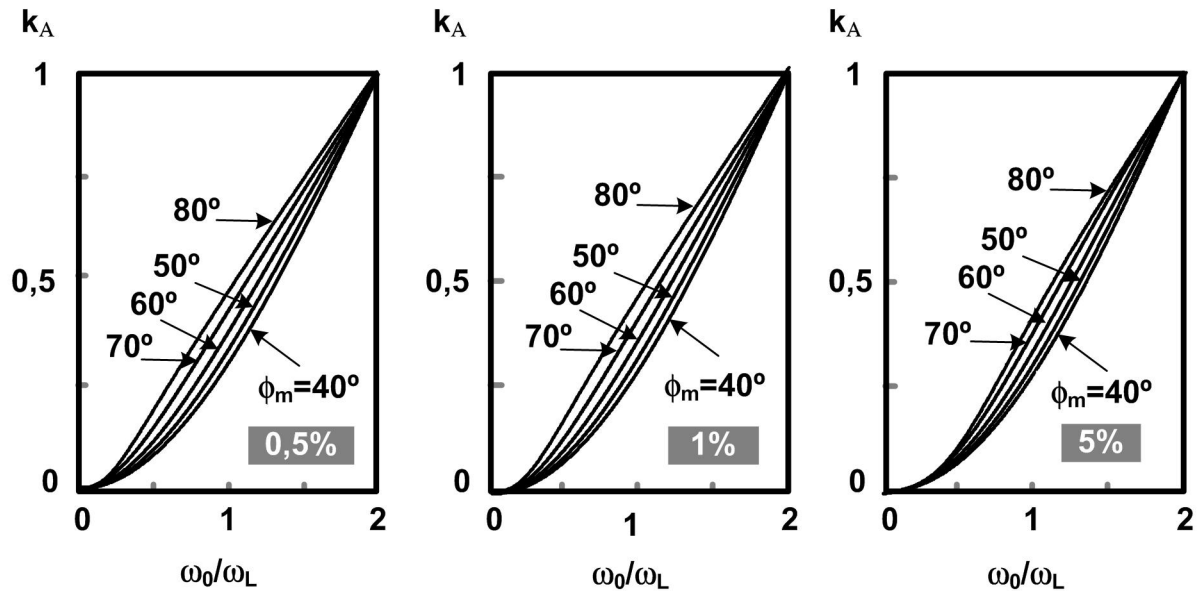


Figura 3.12. Rizado relativo (k_A) en función de ω_0 y ϕ_m para diferentes rizados de la tensión de salida.

Además, se puede deducir fácilmente en este tipo de control la expresión del desfase ϕ_A . Éste será únicamente función del desfase introducido por el regulador de tensión a la frecuencia de dos veces la de red:

$$\phi_A = \phi_{R2\omega_L} = \angle A_R(2\omega_L j) = \arctg\left(\frac{2\omega_L}{\omega_{Ap}}\right) \quad (3.37)$$

Al igual que antes, si se sustituyen en (3.37) los valores de A_{Rm} y ω_{Ap} (en función de ω_0 y ϕ_m), se puede obtener el valor del parámetro ϕ_A para diferentes diseños del CFP (Figura 3.13):

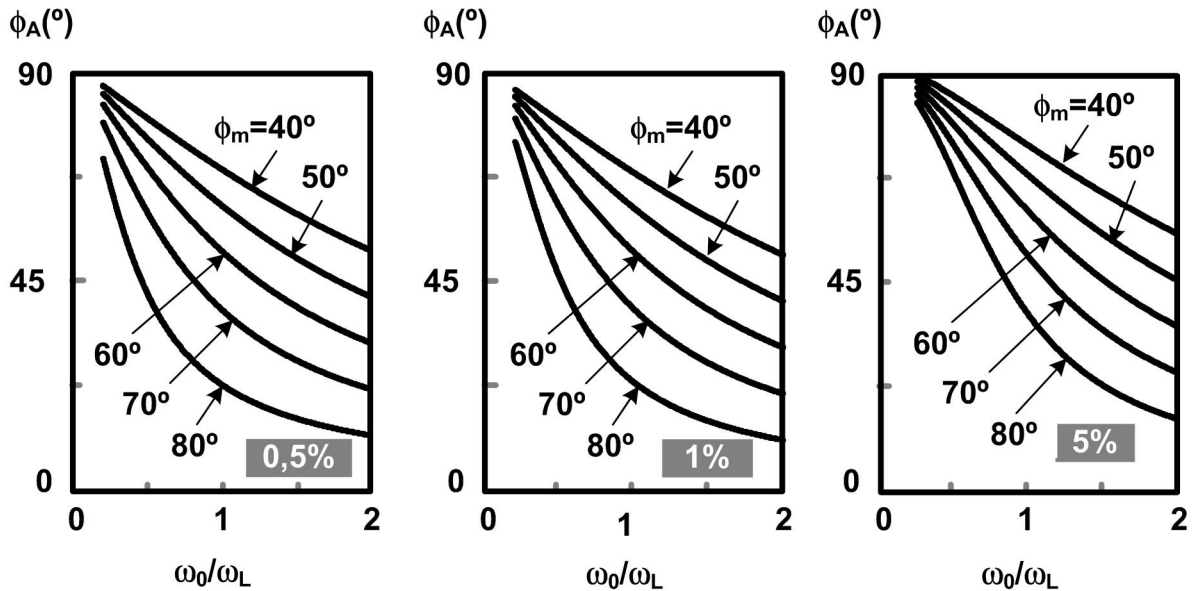


Figura 3.13. Desfase ϕ_A en función de ω_0 y ϕ_m para diferentes rizados de la tensión de salida.

3.2.4 LÍMITES DINÁMICOS DEL CFP CON DINÁMICA RÁPIDA USANDO UNA REFERENCIA SENOIDAL MODIFICADA

Una vez calculados los parámetros k_A y ϕ_A , es decir, la forma de la referencia senoidal modificada para un determinado diseño del CFP (ω_0 y ϕ_m), se pueden establecer, a partir del parámetro k_A , los límites dinámicos de esta estrategia de control. Como se comprobó en la Figura 3.12 el rizado de la tensión de salida no introduce diferencias apreciables en el valor de k_A . Por lo

tanto, se puede analizar dichos límites únicamente en función del ancho de banda y margen de fase del lazo de realimentación del CFP para un rizado de la tensión de salida del 1 % (Figura 3.14).

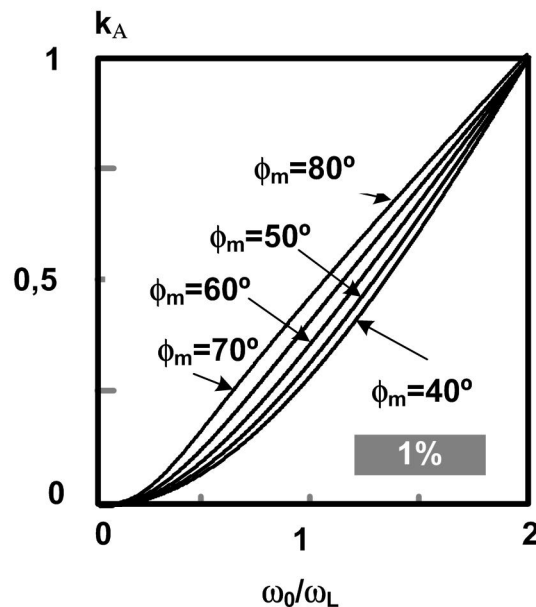


Figura 3.14. k_A en función de ω_0 y ϕ_m .

Como es conocido de la deducción del capítulo anterior, el parámetro k_A no puede ser mayor que la unidad, ya que la amplitud de la componente de alterna de $v_A(t)$ nunca puede ser mayor que su valor de continua. En la Figura 3.14 se puede observar que k_A es igual a la unidad al doble de la frecuencia de red para cualquier margen de fase. Por lo tanto, con el control con multiplicador usando una referencia no senoidal se pueden llegar a anchos de banda teóricos del sistema en lazo cerrado del doble de la frecuencia de red.

3.3 GENERACIÓN DE LA REFERENCIA SENOIDAL MODIFICADA CON UN MICROCONTROLADOR DE BAJO COSTE

Como ya se ha mencionado anteriormente, para llevar cabo esta nueva estrategia de control se necesita generar una referencia senoidal modificada calculada a priori. Dicha referencia puede ser calculada fácilmente a través del estudio teórico llevado a cabo en apartados anteriores. De hecho, la forma de dicha referencia únicamente depende de los parámetros k_A y ϕ_A para un

determinado diseño del CFP y dinámica rápida. Por otro lado cabe recordar que existe otro parámetro de la referencia senoidal modificada que define su proporcionalidad, $V_{\mu c}$.

De la misma forma, se puede calcular fácilmente una referencia normalizada a su valor máximo que permita la generación de un patrón. Dicho patrón al estar normalizado puede ponerse en función de un nuevo parámetro: el ciclo de trabajo de una forma de onda cuadrada. Si se introduce este patrón discretizado en la memoria de programa de un microcontrolador, se tiene la información necesaria para poder generar dicho patrón. Por supuesto, la discretización debe tener la suficiente precisión para no perder información de la referencia senoidal modificada, y por el contrario, no ser demasiado precisa para necesitar un tamaño de memoria de programa excesivamente grande. El modulador de ancho de pulso de un microcontrolador (*Pulse Width Modulator PWM*) puede generar el patrón de ciclo de trabajo discretizado. Este patrón estará generado a la tensión de salida del microcontrolador, por lo que $V_{\mu c}$ estará definido por el microcontrolador utilizado. Posteriormente, el patrón puede ser filtrado a través de un filtro pasabajos para obtener una referencia normalizada a su valor máximo. La Figura 3.15 muestra proceso que se ha llevado a cabo para la generación de la referencia senoidal modificada.

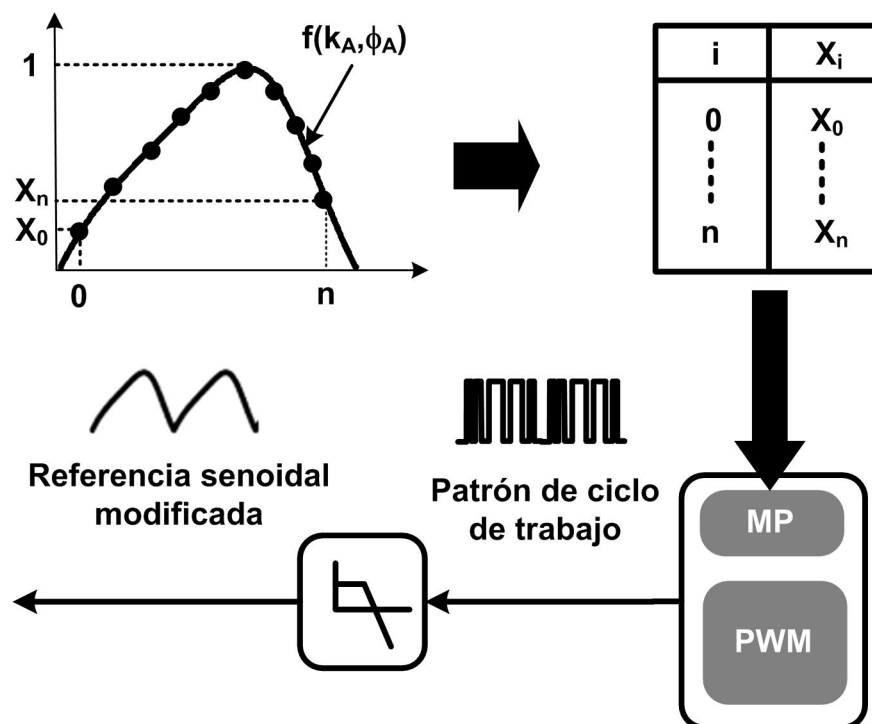


Figura 3.15. Generación de la referencia senoidal modificada a partir de un microcontrolador.

Las exigencias para la generación de la referencia no son muy fuertes: pequeño espacio en la memoria de programa para la tabla de la referencia senoidal modificada, modulo *PWM* y capacidad de programación para implementar el algoritmo de programa. Parece asequible pues llevar a cabo esta generación de la referencia senoidal modificada con un microcontrolador de bajo coste.

Para implementar la nueva estrategia de control, una vez generada la referencia senoidal modificada, ésta se puede introducir en el control con multiplicador en lugar de la referencia tradicional (Figura 3.16). En el estudio estático presentado para esta estrategia de control se dedujo que el valor de la K'_M (3.16) es diferente con respecto al tradicional. En este caso K'_M únicamente es proporcional v_{gp} y a $V_{\mu c}$. Cabe recordar que en el control tradicional esta proporcionalidad era con el valor de pico al cuadrado. Por lo tanto, hay que modificar el circuito de sensado de dicha referencia para que la ganancia del lazo de realimentación del CFP no varíe. La mayoría de controladores con control con multiplicador (UC3854B) sensa esta referencia en corriente [3.22]. Así, sustituyendo la resistencia de sensado de dicha corriente de forma adecuada, se puede mantener la ganancia del CFP a los valores teóricamente calculados. En otras palabras,

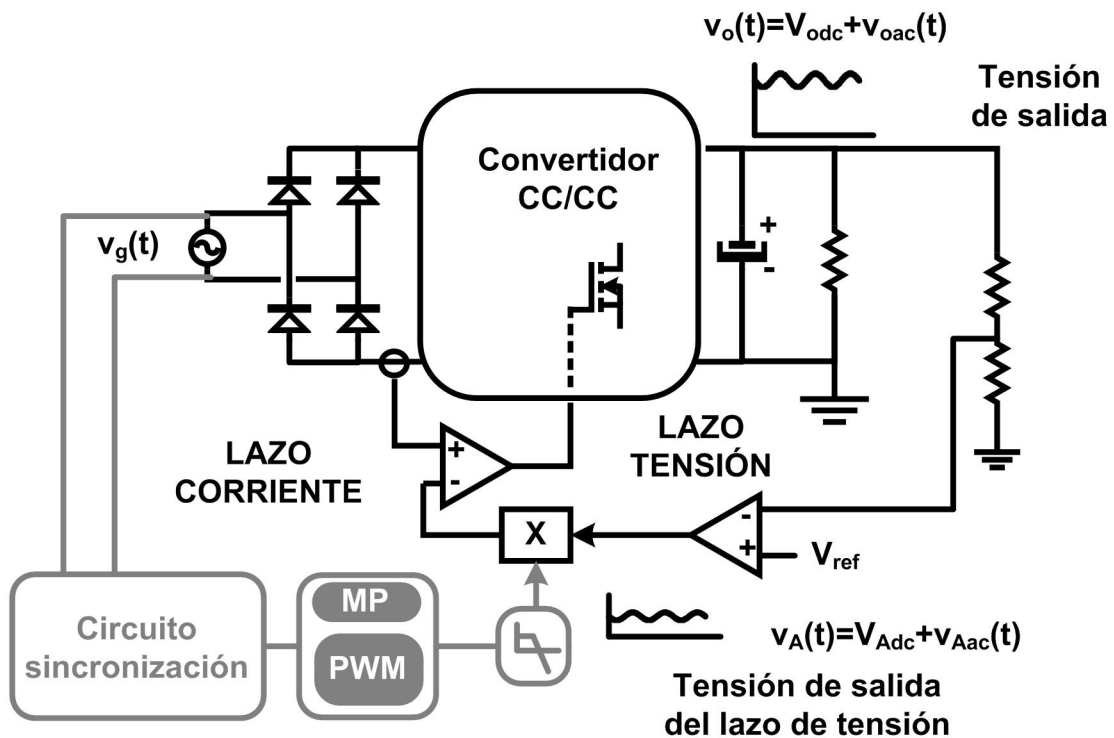


Figura 3.16. Implementación del control basado en la generación de la referencia senoidal modificada a partir de un microcontrolador en el CFP.

ahora la referencia tiene unos niveles menores, luego hay que aumentar la resistencia de sensado para que los niveles de la tensión del controlador no varíen.

Por otro lado, también hay que sincronizar la referencia senoidal modificada con la tensión de entrada. Para ello se hace necesario detectar puntos significativos de $v_g(t)$. En este caso se ha detectado los pasos por cero de la tensión de entrada a través de un circuito de sincronización (Figura 3.16) formado por un puente rectificador y las entradas con protección de sobretensión del microcontrolador. Tanto los pasos por cero de la corriente de entrada como el retraso que introduce en filtro pasabajos en la generación de la referencia senoidal puede introducir cierta distorsión en la corriente de entrada. Sin embargo, como la referencia es generada a partir de una tabla, ésta puede ser ligeramente modificada en los pasos por cero y adelantada o retrasada con respecto de la señal de sincronización, evitando así la posible distorsión de $i_g(t)$.

Finalmente, en lo que se refiere al algoritmo del microcontrolador, es realmente sencillo ya que se basa en el almacenamiento de los valores del ciclo de trabajo en una tabla. Por tanto, el programa únicamente debe ir llamando cada valor consecutivamente a partir de la señal de sincronización. Además, en la medida en que el microcontrolador no está ocupado todo el tiempo, es posible conseguir que realice también otras labores: arranque suave, monitorización, protecciones de convertidor, etc...

3.4 RESULTADOS EXPERIMENTALES

En este apartado se tratará de verificar experimentalmente los resultados teóricos obtenidos en este capítulo. Dichos resultados se dividirán en resultados obtenidos mediante simulación (a partir del modelo de gran señal propuesto en el capítulo 2) y mediante un prototipo real.

3.4.1 RESULTADOS OBTENIDOS MEDIANTE SIMULACIÓN

3.4.1.1 Simulación de la corriente de entrada

A continuación se va a llevar a cabo una simulación de la corriente de entrada para comprobar que su distorsión relativa no depende de la potencia procesada por el CFP. Es decir, se va a

comprobar que la forma de la corriente no depende de la potencia. Se va a llevar a cabo esta comprobación para varios diseños del lazo de realimentación del CFP: $\omega_0/\omega_L=0,4$ y $\phi_m=60^\circ$, $\omega_0/\omega_L=0,8$ y $\phi_m=80^\circ$ y $\omega_0/\omega_L=1,2$ y $\phi_m=60^\circ$. El CFP con el que se realizará la simulación (con el modelo promediado) tiene como características: potencia de entrada de 3680 W (el límite superior de la normativa EN 61000-3-2), 1 % de rizado en la tensión de salida, tensión de entrada de 230 V eficaces (tensión nominal del rango europeo) y una frecuencia de red de 50 Hz (margen europeo). La simulación se va a llevar a cabo en dos fases. En la primera se va a simular el CFP diseñado para las condiciones nominales a plena carga (3680 W). En la segunda se va a simular el CFP diseñado para las mismas condiciones nominales, pero ahora la potencia procesada será un tercio de la potencia nominal (3680/3 W). De esta manera se van a simular los estados inicial y final de un salto de carga de un tercio de la potencia máxima a la potencia máxima.

Los resultados de dicha comparación se muestran en la Figura 3.17 y en la Tabla 3.1. Como se puede comprobar en la figura las formas de onda de las corrientes de entrada para el mismo diseño del CFP son proporcionales. Además si se analiza en detalle el contenido armónico

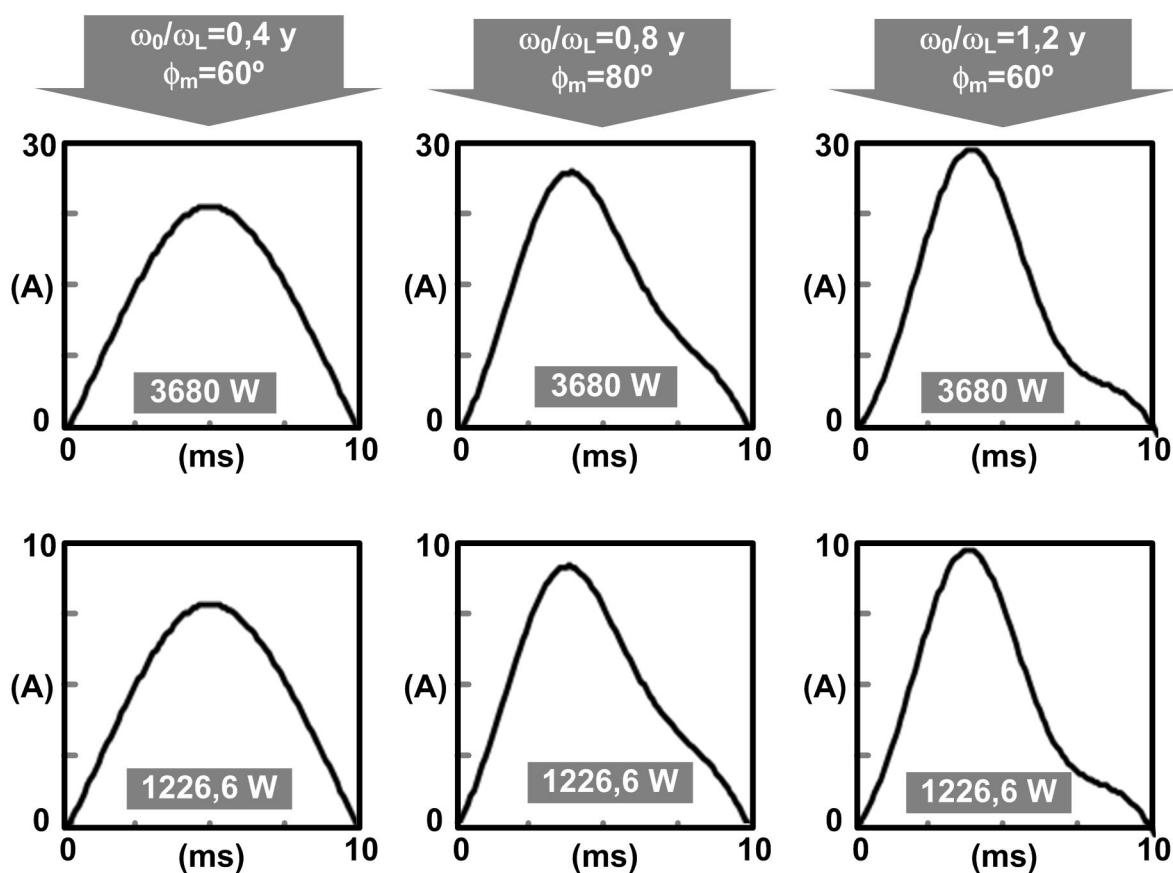


Figura 3.17. Simulación de la corriente de entrada.

también se puede comprobar dicha proporcionalidad (Factor de proporcionalidad de la Tabla 3.1). La Tabla 3.1 únicamente muestra el contenido armónico que tiene relevancia en la distorsión de la corriente de entrada (1^{er} y 3^{er} armónico), añadiendo el 5^o armónico. Aunque la tabla sólo muestre el valor eficaz del contenido armónico, hay que concretar que la posición relativa de dichos armónicos (desfase con respecto al armónico fundamental) se mantiene constante. Por lo tanto se puede concluir que la forma de onda de la corriente de entrada del CFP se mantiene constante para un determinado diseño con independencia de la potencia procesada.

	$\omega_0/\omega_L=0,4$ y $\phi_m=60^\circ$			$\omega_0/\omega_L=0,8$ y $\phi_m=80^\circ$			$\omega_0/\omega_L=1,2$ y $\phi_m=60^\circ$		
Armónico nº	1226,6 (W)	3600 (W)	Factor prop.	1226,6 (W)	3600 (W)	Factor prop.	1226,6 (W)	3600 (W)	Factor prop.
1	8,014	23,51	2,93	7,989	23,33	2,92	8,034	23,82	2,96
3	0,281	0,829	2,95	1,537	4,49	2,92	2,452	7,112	2,9
5	0,008	0,025	2,94	0,136	0,39	2,86	0,209	0,596	2,85

Tabla 3.1. Distorsión armónica de la corriente de entrada para los primeros cinco armónicos impares de las corrientes simuladas.

3.4.1.2 Simulación de un salto de carga

A continuación también se va a llevar a cabo la simulación de la respuesta temporal de la corriente de entrada ante un salto de carga. Dicha simulación pretende concretar el concepto del que parte la metodología de control propuesta: la forma de onda de la corriente de entrada en un CFP no varía en el estado inicial y final de un salto de carga. Esta simulación se va a llevar a cabo con los mismos modelos del apartado anterior ($\omega_0/\omega_{red}=0,4$ y $\phi_m=60^\circ$, $\omega_0/\omega_{red}=0,8$ y $\phi_m=80^\circ$ y $\omega_0/\omega_{red}=1,2$ y $\phi_m=60^\circ$). El CFP con el que se va a llevar a cabo la simulación tiene como características las mismas que en la que en la simulación anterior añadiendo una tensión de salida de 400 V (típica del CFP como primera etapa de una fuente de alimentación CA/CC). Además, el salto de carga va a realizarse desde un tercio de la potencia máxima a la potencia máxima. Lo que se pretende en esta simulación es comprobar que las conclusiones realizadas en el estudio teórico con respecto a la distorsión de la corriente de entrada en un salto de carga con correctas.

Los resultados de la simulación se muestran en la Figura 3.18. Se puede comprobar que la forma de la forma de onda de la corriente de entrada no varía ante un salto de carga, salvo en el transitorio. Además el contenido armónico de la misma es el calculado en el apartado anterior. Como se dedujo teóricamente, únicamente cambia el valor $v_A(t)$. Dicho valor se adapta para que el CFP procese la potencia adecuada al permanecer constantes K'_M y la capacidad del condensador de salida C_o . Como se puede comprobar en la simulación, la tensión $v_A(t)$ se triplica al triplicarse la potencia a procesar por el CFP. Por lo tanto, se puede concluir que salvo en el transitorio, la distorsión relativa de $i_g(t)$ se mantiene constante. Así, tanto antes como después del transitorio, se estaría hablando de formas de ondas de la corriente de entrada proporcionales.

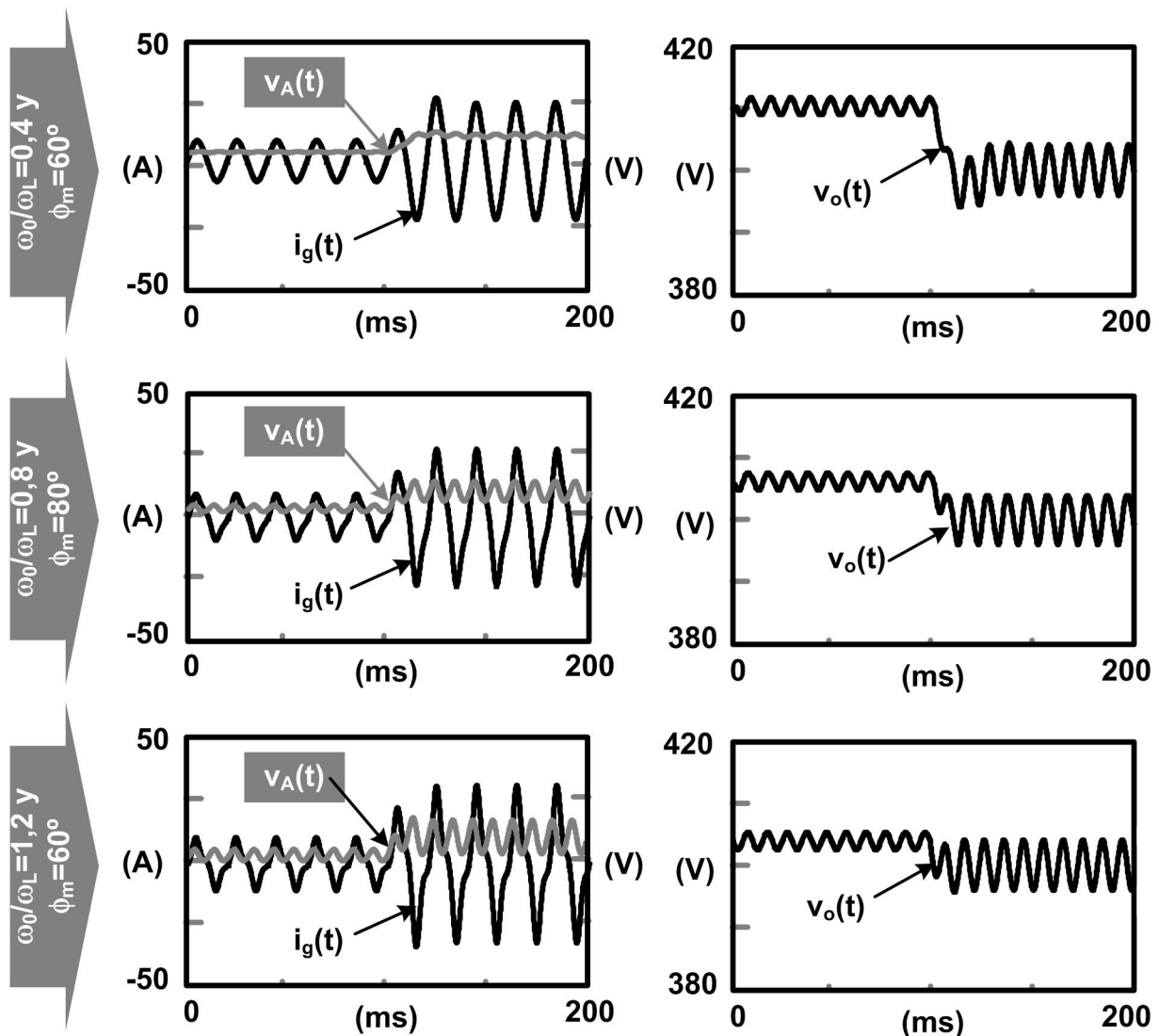


Figura 3.18. Simulación de un salto de carga del CFP para varios diseños.

3.4.1.3 Simulación de la estrategia de control basada en la generación de una referencia senoidal modificada

A continuación también se va a llevar a cabo la simulación de la respuesta temporal de la tensión de salida ante un salto de carga. Sin embargo, en este caso aunque se va a utilizar el mismo modelo promediado se introduce una pequeña modificación. El objetivo ahora es simular la estrategia de control basada en la generación de una referencia senoidal modificada. La Figura 3.19 muestra el esquema del modelo que se va a usar para la simulación. En este modelo se introduce un nuevo circuito que genera la referencia senoidal modificada. Dicho circuito es muy sencillo de implementar en cualquier programa de simulación debido a que la referencia senoidal modificada es un patrón calculado a priori. Por lo tanto, con una circuitería muy simple (una fuente de continua y dos fuentes de alterna) se puede diseñar un circuito que a partir de los datos k_A y ϕ_A genere un patrón repetitivo $\chi(t)$ a dos veces la frecuencia de red.

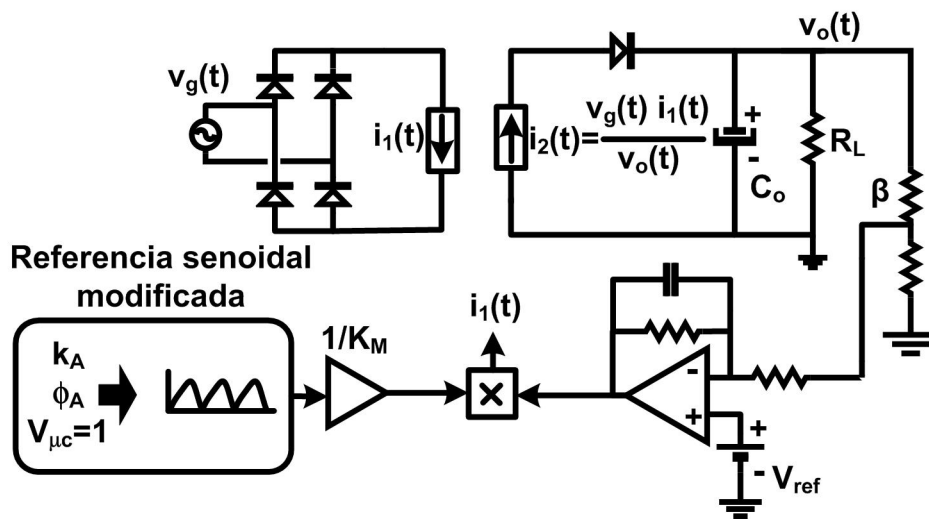


Figura 3.19. Modelo promediado del CFP modificado para la estrategia de control basada en una referencia senoidal modificada.

Esta simulación se va a llevar a cabo con los dos de los diseños anteriormente propuestos: $\omega_0/\omega_{red}=0,8$ y $\phi_m=80^\circ$ y $\omega_0/\omega_{red}=1,2$ y $\phi_m=60^\circ$. El CFP usado en la simulación tiene las mismas características que en la simulación anterior, añadiendo una proporcionalidad de 1 a la referencia modificada, $V_{\mu c}=1$. Además el salto de carga que se va a realizar va a ser el mismo que se simuló en el apartado anterior (de un tercio de la potencia máxima a la potencia máxima).

La Figura 3.20 muestra los resultados de esta simulación. Como se puede comprobar con la nueva estrategia de control, la corriente permanece senoidal tanto en el instante inicial como en el instante final del salto de carga. Por otro lado, ahora la respuesta dinámica de la tensión de salida es relativamente rápida con respecto a la tradicional. Además esta respuesta dinámica es la misma que la que se obtenía para el CFP con dinámica rápida con el control tradicional distorsionando la corriente de entrada (Figura 3.18). En este caso también, el valor medio de $v_A(t)$ varía para procesar adecuadamente la potencia. Finalmente se puede comprobar que las referencias senoidales modificadas no varían en el salto de carga, cumpliendo así la estrategia de control propuesta en este capítulo.

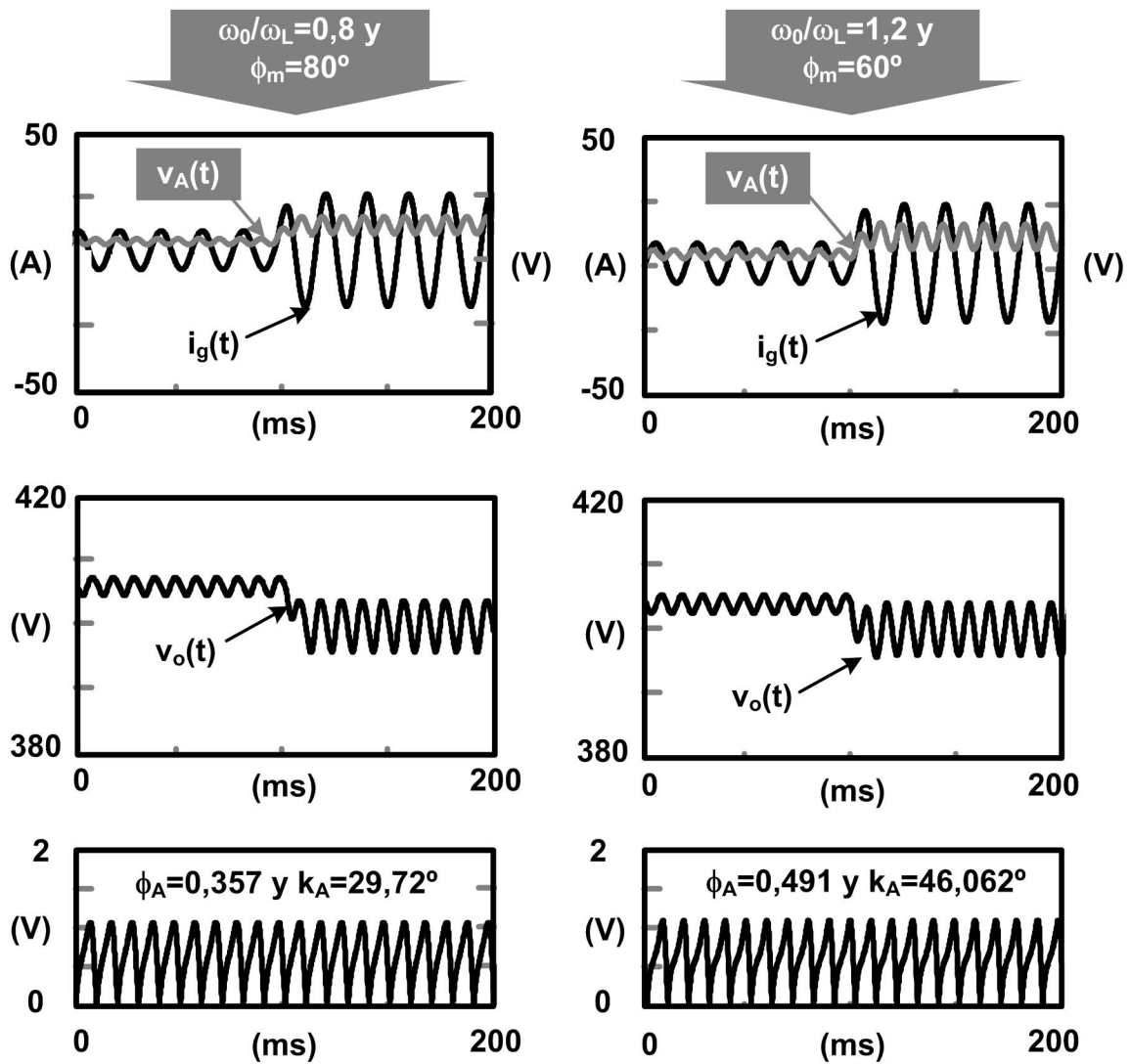
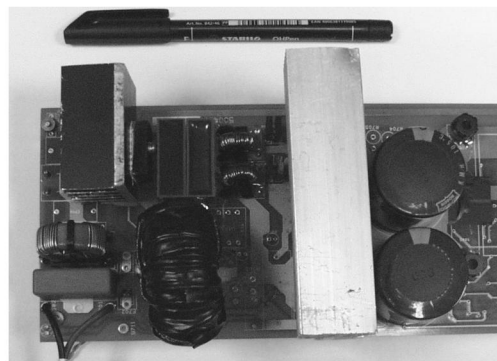


Figura 3.20. Simulaciones de saltos de carga del CFP usando una referencia senoidal modificada.

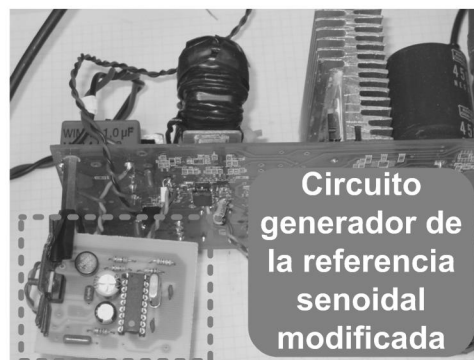
3.4.2 RESULTADOS OBTENIDOS MEDIANTE PROTOTIPADO

3.4.2.1 Características del prototipo

Para comprobar la validez del desarrollo teórico, se construyó un prototipo del convertidor elevador con corrección del factor de potencia y control con multiplicador. El prototipo utilizado es el mismo que en el capítulo anterior. A continuación se van a recordar sus principales características: Tensión de entrada universal (230-80 V eficaces), 400 V de tensión de salida (la clásica en CFP como primera etapa en el diseño de una fuente de alimentación CA/CC), 0,8% de rizado de tensión a la salida (por la utilización de dos condensadores de 390 μ F en paralelo y 450 V), 100 kHz de frecuencia de conmutación, 50 Hz de frecuencia de red y una potencia nominal de 500 W. La Figura 3.21a muestra una imagen del prototipo utilizado.



(a)



(b)

Figura 3.21. a) Prototipo del elevador con CFP; b) Circuitería para la generación de la referencia senoidal modificada: microcontrolador y circuito de sincronización.

El circuito de control utilizado es el UC3854B de *Texas Instruments*. Las características de este controlador hacen que la tensión de referencia del lazo de tensión se establezca en 3 V. Además la tensión de salida del lazo de tensión ($v_A(t)$) ha de estar entre 1,5 y 6 V. Al utilizar este controlador la condición límite de $k_A=1$ pasa a ser $k_A=0,75$ (Figura 3.14). Por lo tanto, el ancho de banda máximo del CFP queda limitado a 1,5 veces la frecuencia de red si se utiliza este controlador. Por otro lado, la adaptación de los niveles de la referencia senoidal modificada se han llevado a cabo como se especificó anteriormente. Como este controlador sensa la referencia de la tensión de entrada rectificadora en corriente [3.22], sustituyendo la resistencia de sensado de dicha corriente de forma adecuada (de acuerdo con los valores de K'_M y $V_{\mu c}$ presentados en el estudio estático), se puede mantener las características del diseño del lazo de realimentación del CFP en los valores teóricamente calculados. Finalmente cabe puntualizar que esta serie de controladores (UC3854B) dividen la referencia del multiplicador por el valor eficaz de la tensión de entrada al cuadrado. Se realiza esta operación para hacer independiente el control de las variaciones del valor de pico de la tensión de entrada. Con la estrategia aquí presentada únicamente se tendría que dividir la referencia del multiplicador por el valor eficaz de la corriente de entrada, tal como se puede comprobar en la expresión de K'_M (3.5).

Finalmente, para la generación de la referencia senoidal modificada, se ha usado un microcontrolador PIC16F627 trabajando a 20 MHz (Figura 3.21b). Su coste es del orden de 1,2 € (dato obtenido de la página *web* de *Microchip* para 100 unidades). La tensión a la que genera la referencia senoidal modificada es: $V_{\mu c}=5$ V. Se escogió este microcontrolador ya que tiene un módulo *PWM* y la memoria de programa necesaria para almacenar la tabla del ciclo de trabajo de la referencia senoidal modificada.

3.4.2.2 Corriente de entrada

A continuación se van a realizar una serie de experimentos para corroborar la eliminación de la distorsión armónica en la corriente de entrada utilizando la estrategia de control basada en la generación de una referencia senoidal modificada. Se van a realizar dos experimentos con un mismo diseño del CFP. En concreto, se va a diseñar el CFP para que tenga un ancho de banda de 40 Hz ($\omega_0/\omega_L=0,8$) y un margen de fase de 80°. Este diseño se va a aplicar al control tradicional del CFP y a la nueva estrategia de control basada en la generación de una referencia senoidal modificada. Las características de dicha referencia serán: $V_{\mu c}=5$ V, $k_A=0,357$ y $\phi_A=29,72^\circ$.

En ambos diseños se van a medir la corriente de entrada en condiciones nominales y a plena carga (estas son las condiciones de aplicación de la normativa EN 61000-3-2). En la Figura 3.22 se muestran los resultados. Como se puede comprobar, con el control con multiplicador tradicional, la corriente de entrada está distorsionada (Figura 3.22a). Sin embargo, para la estrategia de control introduciendo la referencia senoidal modificada, dicha distorsión desaparece (Figura 3.22b) para el mismo diseño del lazo de realimentación del CFP. En la Figura 3.22c se muestra la referencia senoidal modificada. Como se puede comprobar dicha referencia se repite como un patrón fijo a dos veces la frecuencia de red. Finalmente en la Tabla 3.2 muestra una reducción del DAT del 17 % al 4,13 %.

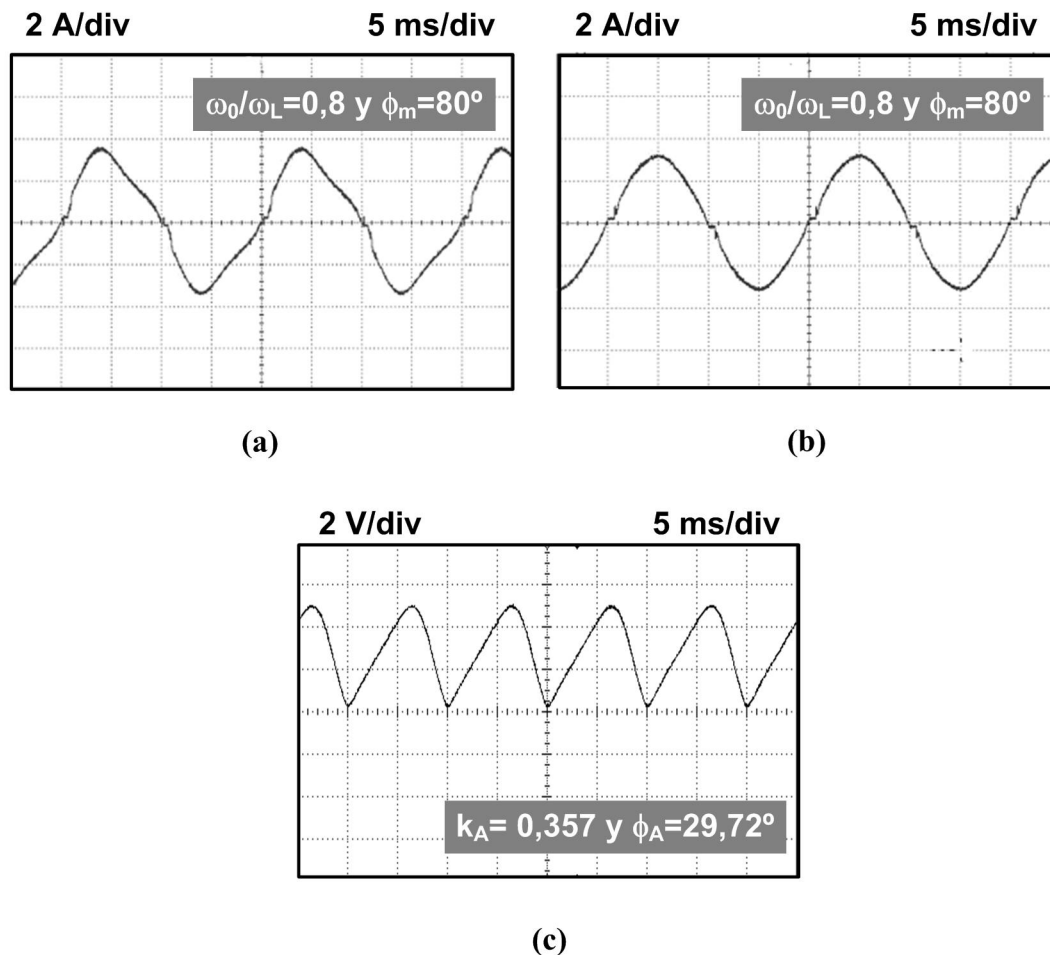


Figura 3.22. Resultados experimentales de la corriente de entrada del CFP: a) Con el control tradicional; b) Con la referencia senoidal modificada generada por el microcontrolador. c) Referencia senoidal modificada.

	$\omega_0=50 \text{ Hz } (\omega_0/\omega_L=0,8) \text{ y } \phi_m=80^\circ$	
Armónico n°	Control tradicional	Referencia senoidal modificada
1	2,273	2,177
3	0,374	0,029
5	0,026	0,039
DAT(%)	16,797	4,134

Tabla 3.2. Contenido armónico de las corrientes de entrada de la Figura 3.22.

3.4.2.3 Salto de carga

En este apartado se van a realizar una serie de experimentos para demostrar que la respuesta dinámica “rápida” de la tensión de salida ante un salto de carga utilizando la estrategia de control basada en la generación de una referencia senoidal modificada es la misma que la tradicional.

Se van a realizar dos experimentos con el mismo diseño del CFP del apartado anterior. Por lo tanto, la respuesta dinámica de la tensión de salida será más rápida que la tradicional. Este diseño se va a aplicar al control tradicional del CFP y a la nueva estrategia de control basada en la generación de una referencia senoidal modificada a partir del microcontrolador. En ambos diseños se va a medir la respuesta de la tensión de salida ante un salto de carga de un tercio de la potencia máxima a la potencia máxima en condiciones nominales.

La Figura 3.23 muestra los resultados. Como se puede comprobar las respuestas de las tensiones de salida del CFP tanto para la nueva estrategia de control como para la tradicional son muy parecidas.

En segundo lugar, se va a medir la tensión de salida junto con la corriente de entrada. En este caso dicha medida se va a realizar únicamente para el diseño del CFP con la referencia senoidal modificada.

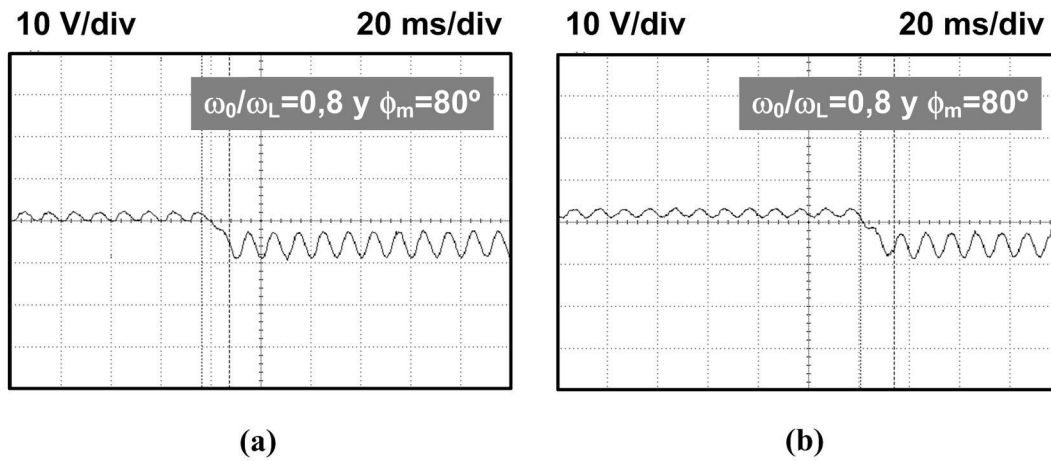


Figura 3.23. Resultados experimentales de la respuesta dinámica de la tensión de salida del CFP: a) Con el control tradicional; b) Con la referencia senoidal modificada generada por el microcontrolador.

La Figura 3.24 muestra la respuesta de la tensión de salida y la corriente de entrada ante un salto de carga en el diseño del CFP con la nueva estrategia de control. Como se puede comprobar, se mantiene una corriente de entrada muy senoidal tanto antes como después del salto de carga utilizando siempre el mismo patrón como referencia senoidal modificada.

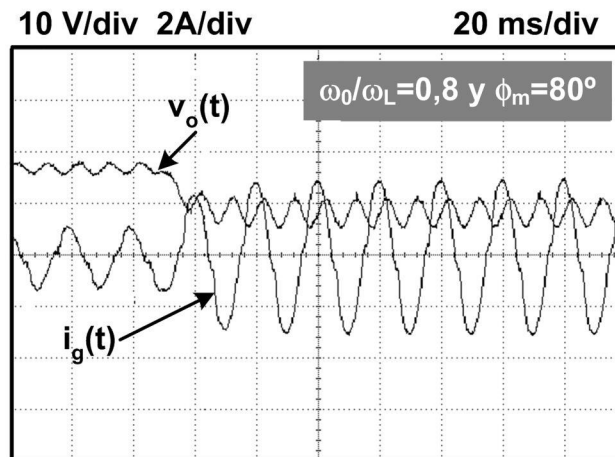


Figura 3.24. Resultados experimentales de la respuesta dinámica de la tensión de salida y la corriente de entrada ante un salto de carga.

3.5 CONCLUSIONES

Tradicionalmente, los CFP son usados como primera etapa para el diseño de fuentes de alimentación CA/CC. La dinámica de la tensión de salida, en este tipo de convertidores, está restringida debido a la corriente senoidal que demandan de la red. Por lo tanto, una segunda etapa es necesaria para dotar al conjunto de una dinámica rápida y reducir la tensión. Sin embargo, muchos autores han tratado de mejorar la respuesta dinámica de la tensión de salida de los CFP manteniendo senoidal la corriente de entrada.

En este capítulo se ha estudiado paramétricamente la distorsión de la corriente de entrada en los CFP que se genera la aumentar la dinámica de la tensión de salida. Se ha concluido que la distorsión relativa de la corriente de entrada no depende de la potencia procesada. Es decir, que la forma de la corriente de entrada es independiente de la potencia que procese el CFP.

Esta última conclusión es de gran relevancia. A partir de ella se puede llevar a cabo una nueva estrategia de control en los CFP con dinámica rápida. Si se utiliza una referencia senoidal modificada (como patrón fijo y calculado a priori mediante un análisis estático) en lugar de la referencia senoidal rectificada tradicional sensada en la tensión de entrada, se obtienen CFP con dinámica rápida y corriente de entrada senoidal. Por otro lado aunque esta técnica permite anchos de banda del lazo de realimentación mayores ($2\omega_L$) que distorsionando a corriente de entrada ($1,52\omega_L$), dicha mejora en la respuesta de la tensión de salida no es significativa.

Un microcontrolador de bajo coste puede utilizarse para crear dicha referencia senoidal modificada. Su implementación es sencilla y fácilmente acoplable a los controladores que se utilizan para la corrección del factor de potencia y control con multiplicador.

Por lo tanto, a partir de las conclusiones aportadas en este capítulo se puede proponer la posibilidad de diseñar fuentes de alimentación CA/CC basadas en CFP con dinámica rápida de única etapa con la metodología de control propuesta. Son soluciones con corriente de entrada senoidal y un coste menor que las tradicionales. Por contrapartida su utilización está restringida a aplicaciones con una dinámica no excesivamente rápida, sin requerimientos de *hold-up time*. El tamaño del condensador de salida para ciertos niveles de potencia ($> 1000 \text{ W}$) con una especificaciones determinadas del nivel de tensión de salida ($< 48 \text{ V}$) y su rizado de baja frecuencia ($< 1\%$) pueden comprometer el diseño de la fuente debido al coste y tamaño del mismo [3.23] y [3.24].

BIBLIOGRAFÍA CAPÍTULO 3

- [3.1] Williams, J.B, "Design of Feedback Loop in Unity Power Factor AC to DC Converter ,". IEEE Power Electronics Specialists Conference (PESC '89), Vol. 2, Junio 1989, pág.959-967.
- [3.2] G Spiazzi, P Mattavelli, L Rossetto ,”Methods to Improve Dynamic Response of Power Factor Preregulators: An Overview”. IEEE European Power Electronics Conference (EPE 1995), Vol. 3, Septiembre 1995, pág 754-759.
- [3.3] Wu, T.-F., Shen, C.-L., Tsai, J.-R. y Nien, H.-S., “A PFC Control Circuit for Accommodating Line-Voltage Distortion to Achieve High Power Factor and Low Harmonic Current”. IEEE Power Electronics Specialists Conference (PESC 2005), Junio 2005, pág. 2327-2332.
- [3.4] Escobar, G.; Stankovic y A.M y Perreault, D.J., “Regulation and Compensation of Source Harmonics for the Boost Converter-Based Power Factor Precompensator”. IEEE Power Electronics Specialists Conference (PESC 2001), Vol. 2, Junio 2001, pág.539-544.
- [3.5] Prodic, A., Jingquan Chen, Maksimovic, D. y Erickson, R.W., “Self-tuning Digitally Controlled Low-Harmonic Rectifier Having Fast Dynamic Response”. IEEE Transactions on Power Electronics, Vol. 18, nº 1, Enero 2003, pág. 420-428.
- [3.6] P. Mattavelli, G. Spiazzi y P. Tenti, “Predictive Digital Control of Power Factor Preregulators using Disturbance Observer for Input Voltage Estimation”. IEEE Power Electronics Specialists Conference (PESC 2003), Junio 2003, pág.1703-1708.
- [3.7] Prodic, A., “Compensator Design and Stability Assessment for Fast Voltage Loops of Power Factor Correction Rectifiers”. IEEE Transactions on Power Electronics, Vol. 22, nº 5, Septiembre 2007, pág.1719-1730.
- [3.8] Eissa, M.O., Leeb, S.B., Verghese, G.C. y Stankovic, A.M., ”Fast Controller for a Unity-Power-Factor PWM rectifier”. IEEE Transactions on Power Electronics, Vol. 11, nº 1, Enero 1996, pág.1-6.

- [3.9] E. Figueres, J.-M. Benavent, G. Garcera y M. Pascual, "Robust Control of Power-Factor-Correction Rectifiers with Fast Dynamic Response" Transactions on Industrial Electronics, Vol. 52, nº 1, Febrero 2005, pág. 66- 76.
- [3.10] Spiazzi, C.; Mattavelli y P.; Rossetto, L., "Power Factor Preregulators with Improved Dynamic Response". IEEE Transactions on Power Electronics, Vol. 12, nº 2, Marzo 1997, pág.343-349.
- [3.11] Feng, Y-T, "Digital Control of a Single-Stage Single-Switch Flyback PFC AC/DC Converter with Fast Dynamic Response". IEEE Power Electronics Specialists Conference (PESC 2001), Vol. 2, Junio 2001, pág. 1251-1256.
- [3.12] P. Mattavelli, W. Stefanutti, G. Spiazzi y P. Tenti, "Digital Control of Single-Phase Power Factor Preregulators Suitable for Smart-Power Integration". IEEE Power Electronics Specialists Conference (PESC 2004), Junio 2004, pág.3195-3201.
- [3.13] Fu, M. y Chen, Q., "A DSP Based Controller for Power Factor Correction (PFC) in a Rectifier Circuit". IEEE Applied Power Electronics Conference and Exposition (APEC 2001), Vol. 1, Marzo 2001, pág.144-149.
- [3.14] Takeshita, T., Toyoda y Y.; Matsui, N., "Harmonic Suppression and DC Voltage Control of Single-Phase PFC Converter". IEEE Power Electronics Specialists Conference (PESC 2000), Vol. 2, Junio 2000, pág.571-576.
- [3.15] Rathi, M., Bhiwapurkar, N. y Mohan, N., "Dual Voltage Controller Based Power Factor Correction Circuit for Faster Dynamics and Zero Steady State Error". IEEE Industrial Electronics Society Annual Conference (IECON'03), Vol. 1, Noviembre 2003, pág. 238-242.
- [3.16] Barrado, A., Quintero, J.; Lazaro, A., Fernandez, C., Zumel y P.; Olias, E., "Linear-Non-Linear Control Applied in Multiphase VRM". IEEE Power Electronics Specialists Conference (PESC 2005), Junio 2005, pág. 904-909.
- [3.17] Quintero, J.; Barrado, A., Sanz, M., Laizaro, A. y Olias, E., "Experimental Validation of the Advantages provided by Linear - Non - Linear Control in Multi-phase VRM," IEEE Applied Power Electronics Conference (APEC 2007), Febrero/Marzo 2007, pág. 707-713.

- [3.18] Prodic, A., Maksimovic, D. y Erickson, R.W., “Dead-Zone Digital Controllers for Improved Dynamic Response of Low Harmonic Rectifiers”. IEEE Transactions on Power Electronics, Vol. 21, nº 1, Enero 2006, pág. 173-181.
- [3.19] Mattavelli, P.; Rossetto, L.; Spiazzi y G.; Tenti, P., “General-Purpose Sliding-Mode Controller for DC/DC Converter Applications”. IEEE Power Electronics Specialists Conference (PESC 1993), Junio 1993, pág.609-615.
- [3.20] P. Manavelli, L. Rosseno y G. Spiazzi, “Small-Signal Analysis of DC-DC Converters with Sliding Mode Control”. IEEE Transactions on Power Electronics, Vol. 12, Enero 1997, pág. 96-102.
- [3.21] Rossetto, L., Spiazzi, G., Tenti, P., Fabiano B. y Licitra, C., “Fast-Response High-Quality Rectifier with Sliding Mode Control”. IEEE Transactions on Power Electronics, Vol. 9, nº 2, Marzo 1994, pág.146-152.
- [3.22] P.C. Todd, “UC3854 Controlled Power Factor Correction Circuit” Unitrode Application Note (U-134).
- [3.23] Lázaro, A.; Barrado, A.; Pleite, J.; Vazquez, J.; Olias, E., “Size and cost reduction of the energy-storage capacitors". IEEE Applied Power Electronics Conference and Exposition (APEC04), Vol. 2, pág. 723–729.
- [3.24] Lamar, A. Fernández, M. Arias, M. Rodriguez, J Sebastian y M. M. Hernando, “Limitations of the Flyback Power Factor Corrector as a One-Stage Power Supply”.. IEEE Power Electronics Specialists Conference (PESC 2007), Junio 2007, pág.1343-1348.